

**UNIVERSIDADE FEDERAL DE MATO GROSSO DO SUL
FACULDADE DE ENGENHARIAS, ARQUITETURA E URBANISMO E
GEOGRAFIA
CURSO DE ENGENHARIA ELÉTRICA**

VICTOR AULER DE ALMEIDA PRADO

**ESTUDO COMPARATIVO DE ALGORITMOS PLL APLICADOS AO
SINCRONISMO DE SISTEMAS DE GERAÇÃO DISTRIBUÍDA À REDE
ELÉTRICA**

**CAMPO GRANDE – MS
2018**

VICTOR AULER DE ALMEIDA PRADO

**ESTUDO COMPARATIVO DE ALGORITMOS *PLL* APLICADOS AO
SINCRONISMO DE SISTEMAS DE GERAÇÃO DISTRIBUÍDA À REDE
ELÉTRICA**

Trabalho de Conclusão de Curso
apresentado como exigência para obtenção do
grau de Bacharelado em Engenharia Elétrica
da Universidade Federal de Mato Grosso do
Sul – UFMS.

Orientador: Prof. Dr. Moacyr Aureliano Gomes
de Brito

CAMPO GRANDE – MS
2018

VICTOR AULER DE ALMEIDA PRADO

**ESTUDO COMPARATIVO DE ALGORITMOS *PLL* APLICADOS AO
SINCRONISMO DE SISTEMAS DE GERAÇÃO DISTRIBUÍDA À REDE
ELÉTRICA**

Trabalho de Conclusão de Curso Apresentado à Faculdade de Engenharias,
Arquitetura e Urbanismo e Geografia da Universidade Federal de Mato Grosso
do Sul, para obtenção da graduação em Engenharia Elétrica.

BANCA EXAMINADORA

Prof. Dr. Moacyr Aureliano Gomes de Brito (orientador)
(Universidade Federal de Mato Grosso do Sul)

Prof. Dr. Jurandir de Oliveira Soares
(Universidade Federal de Mato Grosso do Sul)

Prof. Dr. Marcio Luiz Magri Kimpara
(Universidade Federal de Mato Grosso do Sul)

CAMPO GRANDE – MS

2018

DECLARAÇÃO DE AUTORIA E RESPONSABILIDADE

Eu, Victor Auler de Almeida Prado, acadêmico do curso de Engenharia Elétrica, da Faculdade de Engenharia, Arquitetura e Urbanismo e Geografia – UFMS, portador do RGA N° 2016.2103.071-7 certifico que a presente monografia de TRABALHO DE CONCLUSÃO DE CURSO com título: **“ESTUDO COMPARATIVO DE ALGORITMOS PLL APLICADOS AO SINCRONISMO DE SISTEMAS DE GERAÇÃO DISTRIBUÍDA À REDE ELÉTRICA”** é de minha exclusiva autoria, com orientação do **Prof. Dr. Moacyr Aureliano Gomes de Brito**.

Outrossim, declaro que estou ciente das sanções na esfera civil, penal e ética, sujeitas, caso seja comprovado o plágio e/ou aquisição do trabalho e/ou realização por outra pessoa.

Declaro também que estou ciente das medidas de caráter pedagógico, como a reprovação na disciplina de TRABALHO DE CONCLUSÃO DE CURSO, podendo acarretar impedimento da conclusão do curso.

Campo Grande, _____ de _____ de 2018.

Victor Auler de Almeida Prado

RGA 2016.2103.071-7

Curso de Engenharia Elétrica - UFMS

À minha querida e amada esposa Juliana,
Que sempre me apoiou e encorajou
A perseverar nos estudos.

AGRADECIMENTOS

Agradeço primeiramente a Deus e a Maria Santíssima pelo sustento e socorro nesses seis anos e meio de graduação.

Aos meus pais, Luiz e Maria de Lourdes, por sempre me incentivarem a estudar e por suprir tudo o que fosse necessário para tanto.

À minha amada esposa Juliana, pelo apoio no meu desenvolvimento acadêmico e compreensão pelos inúmeros finais de semana de estudos.

Aos meus irmãos e cunhados Rafael, Débora, Vanessa e Alexander que sempre estiveram ao meu lado, incentivando e acreditando em mim.

Ao meu querido sobrinho e afilhado Francisco por trazer alegria e mais vida à nossa família.

À minha família de Campo Grande, sogros Julio e Nailce, e cunhados Mateus, Ana Paula, João Pedro e Larissa, pelo carinho, amizade e suporte.

Ao meu diretor espiritual, Padre Bruno Capistrano e ao casal Dilson e Luciene, pelos sábios conselhos e direções que muito contribuíram especialmente nos momentos mais difíceis.

Aos queridos amigos Renato, Paula, Raphael e Daniela, pelos momentos de descontração e alegria, que tornaram o percurso mais leve e possível.

Aos professores e amigos da Universidade Presbiteriana Mackenzie, onde iniciei a graduação, pelas boas aulas, e bons momentos juntos, nas batalhas dos estudos das disciplinas e projetos em grupo.

Aos queridos amigos da Comunidade Católica Aliança de Misericórdia que muito me ajudaram, principalmente no início do curso, com grande acolhimento cristão, verdadeira amizade e incentivo.

Aos professores da Universidade Federal de Mato Grosso do Sul, pelas boas aulas, paciência e disponibilidade para o esclarecimento de dúvidas. Gostaria de agradecer especialmente à Professora Luciana Cambraia Leite coordenadora do curso na época da minha transferência, que muito bem me acolheu e sempre esteve disponível para me auxiliar.

Ao meu prezado orientador, Professor Dr Moacyr Aureliano Gomes de Brito, pelas excelentes aulas ministradas, pela disponibilidade no esclarecimento de dúvidas e pelo suporte e atenção no desenvolvimento deste trabalho.

Aos professores desta banca, Professor Dr. Jurandir de Oliveira Soares e Professor Dr. Marcio Luiz Magri Kimpara.

Ao meu primeiro supervisor de estágio, Romualdo Orlandeli Sanches, pelas orientações nos trabalhos do Hospital Universitário Maria Aparecida Pedrossian.

A empresa Energisa distribuidora de energia, pela oportunidade de estágio que tanto agregou à minha formação. Ao meu supervisor de estágio, Matheus Galvão Martins Souza, pelas orientações e incentivo no meu desenvolvimento profissional e também ao colega de trabalho Juliano Nepomuceno Carvalho pela atenção e disponibilidade em explicar as atividades corporativas.

Agradeço aos amigos Leandro Takeshi e Luiz Fernando Ferrari pela disponibilidade em ajudar neste trabalho e todos os amigos e colegas de graduação com quem convivi na Universidade Federal de Mato Grosso do Sul durante três anos.

*“Nada te perturbe,
Nada te espante,
Pois tudo passa
Só Deus não muda.
Tudo a paciência
Por fim alcança.
Quem a Deus tenha,
Nada lhe falta,
Pois só Deus basta. ”*

Santa Teresa de Jesus

RESUMO

Este trabalho consistiu em um estudo comparativo de três algoritmos PLL, sendo estes o pPLL (power PLL), EPLL (Enhanced PLL) e Inverse parkPLL, os quais são utilizados, principalmente, para prover sincronismo de frequência e fase com a rede de distribuição de energia elétrica. Primeiramente foi descrito o funcionamento de um algoritmo PLL elementar, que serve de base para todos os algoritmos PLL, que apresentam os blocos Detector Fase (PD), Filtro (LF) e Oscilador Controlado por Tensão (VCO). Foi desenhado o diagrama de blocos do PLL no domínio do tempo e a partir deste foi feita a Transformada de Laplace para obter o diagrama de blocos no domínio da frequência. A partir do diagrama de blocos no domínio da frequência, foi equacionada a função de transferência e esta foi simplificada. A função de transferência simplificada foi comparada a um sistema de segunda ordem para obter-se os parâmetros do controlador PI do PLL básico. Após a descrição do PLL básico, foi realizada a fundamentação teórica de cada um dos algoritmos PLL, explicando como seus diagramas de blocos foram construídos. Nesta etapa também foram justificados os parâmetros escolhidos para as simulações de cada um dos algoritmos. As análises consistiram em simulação computacional, realizada com o software MATLAB/SIMULINK®. Para tanto foi criado um perfil com uma forma de onda na frequência de rede, sofrendo alterações na frequência e fase, e observando o comportamento do sincronismo de cada um dos algoritmos PLL. Foram considerados o tempo de assentamento e percentual de overshoot da frequência rastreada bem como o tempo de assentamento para a mudança de fase no sinal de entrada. Concluindo, foi feita uma análise comparativa dos parâmetros de resposta dos algoritmos PLL, destacando a evolução de um algoritmo para o outro, bem como seus positivos e negativos.

Palavras-chave: Rede elétrica; geração distribuída; sincronismo; PLL.

ABSTRACT

This work was based on a comparative study of three PLL algorithms: pPLL (power PLL), EPLL (Enhanced PLL) and Inverse parkPLL, which are used, mostly, to provide frequency and phase synchronism between mini and micro-generation to electrical grid. Firstly, the elementary PLL structure was described, which is the base for all other PLL algorithms. They are composed by the following blocks: Phase Detector (PD), Loop Filter (LF) and Voltage Controlled Oscillator (VCO). The block diagram was designed on time domain then the Laplace Transform was used to convert to frequency domain. Since the frequency domain block diagram was made, the transfer function was simplified. The simplified transfer function was compared to a second order filter aiming for the PI controller parameters of the elementary PLL. After the elementary PLL description, each PLL algorithm was mathematically explained, including their block diagrams. At this point was also explained how the PLL parameters were chosen for this work simulations. The analysis part of this work was based on computer simulations, done with MATLAB/SIMULINK®. A sine wave was created for simulating electrical grid which had their frequency and phase shifted so the PLL algorithm had to synchronize with it. The response of each PLL type was recorded. For the PLLs analysis, the frequency settling time and percentage overshoot were considered and the phase shift settling time as well. In conclusion, a comparative analysis was made with the PLLs response parameters, observing the response improvements from one PLL type to another and their positive and negative points.

Key words: Electrical grid; smart grid; synchronism; PLL

LISTA DE FIGURAS

Figura 1 - Estrutura básica do PLL.....	17
Figura 2 - PLL básico no domínio da frequência.....	19
Figura 3 – Diagrama de blocos do pPLL	20
Figura 4 - Respostas típicas de um sistema de segunda ordem.....	22
Figura 5 – Diagrama de blocos do EPLL.....	24
Figura 6 – Transformada de Clarke.....	27
Figura 7 – Simulação do uso da Transformada de Clarke	27
Figura 8 – Transformada de Park.....	28
Figura 9 – Simulação do uso da Transformada de Park	29
Figura 10 – Diagrama de blocos do parkPLL Trifásico.....	30
Figura 11 – Diagrama de blocos do Inverse parkPLL	31
Figura 12 - Perfil de referência para simulações	33
Figura 13 - Gráfico do Perfil de Referência – Período Completo	34
Figura 14 - Gráfico do Perfil de Referência – Mudança para 65Hz	34
Figura 15 - Gráfico do Perfil de referência – Retorno para 60Hz	35
Figura 16 - Gráfico do Perfil de referência – Defasamento de 30°.....	35
Figura 17 - Simulação do pPLL – Período Completo (Frequência)	36
Figura 18 - Simulação do pPLL – Período Completo (Forma de Onda)	36
Figura 19 – Simulação do pPLL – Mudança de Frequência de 60 para 65Hz	37
Figura 20 - Simulação do pPLL – Mudança de Frequência de 60 para 65Hz – Detalhada	38
Figura 21 – Simulação do pPLL –Retorno da Frequência de 65 para 60Hz	39
Figura 22 – Simulação do pPLL – Retorno da Frequência de 65 para 60Hz – Detalhada	40
Figura 23 – Simulação do pPLL – Defasamento de 30°.....	41
Figura 24 – Simulação do pPLL – Defasamento de 30° - Detalhada	42
Figura 25 - Simulação do pPLL – Defasamento de 30° - Erro.....	43
Figura 26 – Simulação do EPLL – Período Completo (Frequência)	44
Figura 27 – Simulação do EPLL – Período Completo (Forma de Onda)	44
Figura 28 - Simulação EPLL – Mudança de Frequência de 60 para 65Hz.....	45
Figura 29 - Simulação do EPLL – Mudança de Frequência de 60 para 65Hz – Detalhada	46
Figura 30 - Simulação do EPLL – Retorno da Frequência de 65 para 60Hz.....	47
Figura 31 – Simulação do EPLL –Retorno da Frequência de 65 para 60Hz – Detalhada	47
Figura 32 – Simulação do EPLL – Defasamento de 30°	48
Figura 33 – Simulação do EPLL – Defasamento de 30° - Detalhada	49
Figura 34 Simulação do EPLL – Defasamento de 30° - Erro	50
Figura 35 – Simulação do Inverse parkPLL – Período Completo (Frequência)	51
Figura 36 – Simulação do Inverse parkPLL – Período Completo (Forma de Onda)	51
Figura 37 - Simulação do Inverse parkPLL – Mudança de Frequência de 60 para 65Hz	52
Figura 38 – Simulação do Inverse parkPLL – Mudança de Frequência de 60 para 65Hz - Detalhada	53

Figura 39 – Simulação do Inverse parkPLL – Retorno da Frequência de 65 para 60Hz.....	54
Figura 40 – Simulação do Inverse parkPLL – Retorno da Frequência de 65 para 60Hz – Detalhada.....	54
Figura 41 - Simulação do Inverse parkPLL – Defasamento de 30ºr.....	55
Figura 42 – Simulação do Inverse parkPLL – Defasamento de 30º - Detalhada.....	56
Figura 43 - Simulação do Inverse parkPLL – Defasamento de 30º - Erro	57

LISTA DE ABREVIASÕES E ACRÔNIMOS

ANEEL	Agência Nacional de Energia Elétrica
EPLL	Enhanced Phase-Locked Loop
LF	Filtro (Loop Filter)
PCC	Potência Nominal do Ponto de Conexão
PD	Detector de Fase (Phase Detector)
PI	Proporcional e Integral
PO	Percentual de Overshoot (Percentage Overshoot)
PLL	Malha de Sincronismo de Fase (Phase-locked loop)
pPLL	Power Phase-Locked Loop
RDEE	Rede de Distribuição de Energia Elétrica
SRF	Eixo de Referência Síncrona (Synchronous Reference Frame)
VCO	Oscilador Controlado por Tensão (Voltage Controlled Oscilator)

SUMÁRIO

1 INTRODUÇÃO	14
2 SINCRONISMO DA GERAÇÃO DISTRIBUÍDA COM A REDE ELÉTRICA.....	15
2.1 Phase-Locked Loop (PLL)	16
2.1.1 Equacionamento básico do PLL.....	17
2.1.2 Modelagem do PLL no domínio da frequência.....	19
2.2 Power Phase-Locked Loop (pPLL)	20
2.3 Enhanced PLL (EPLL).....	23
2.4 Inverse parkPLL	26
3 SIMULAÇÕES DOS ALGORITMOS PLL.....	33
3.1 Simulação do pPLL	36
3.1.1 pPLL: Mudança de frequência	37
3.1.2 pPLL: Retorno da frequência.....	39
3.1.3 pPLL: Defasamento de 30°.....	41
3.2 Simulação do EPLL.....	43
3.2.1 EPLL: Mudança de frequência	45
3.2.2 EPLL: Retorno da frequência.....	46
3.2.3 EPLL: Defasamento de 30°.....	48
3.3 Simulação do Inverse parkPLL	50
3.3.1 Inverse parkPLL: Mudança de frequência	52
3.2.2 Inverse parkPLL: Retorno da frequência	53
3.3.3 Inverse parkPLL: Defasamento de 30°	55
4 ANÁLISE DOS RESULTADOS.....	58
4.1 Análise do pPLL	58
4.2 Análise do EPLL	58
4.3 Análise do Inverse parkPLL	59
4.4 Diferença nas formas de onda para defasamento de 30°	59
5 CONSIDERAÇÕES FINAIS	61
REFERÊNCIAS	62

1 INTRODUÇÃO

Seguindo uma tendência mundial, em 2012 entrou em vigor no Brasil a Resolução Normativa da ANEEL nº 482/2012, que permitiu que o consumidor gerasse sua própria energia elétrica a partir de fontes renováveis e vendesse o excedente às distribuidoras de energia. Desta forma, foram estabelecidas as regras da micro e minigeração distribuídas. (ANEEL, 2015).

Neste cenário, o sincronismo dos geradores de energia à rede de distribuição de energia elétrica torna-se fundamental para o correto funcionamento dos sistemas. Dentre as possibilidades de sincronização se destacam os algoritmos do tipo phase locked loop - PLL.

Este trabalho visou comparar três algoritmos PLL: pPLL (power PLL), EPLL (Enhanced PLL) e por fim o Inverse parkPLL. Foram feitas simulações computacionais com o mesmo sinal de entrada para cada um dos algoritmos, que foi composto por um perfil de uma senóide com amplitude de 1,0 pu e frequência da rede elétrica nacional, 60Hz. No perfil, haviam saltos de frequência bem como saltos na fase, com o objetivo de verificar como seria a resposta de cada um dos algoritmos de sincronismo, para isso foram analisados os percentuais de *overshoot* e tempo de assentamento da frequência bem como da forma de onda na defasagem do sinal de entrada.

No capítulo 2 é explicado o funcionamento genérico de um algoritmo PLL, a fundamentação teórica de cada algoritmo apresentado neste trabalho, bem como a justificativa dos parâmetros escolhidos nas simulações.

No capítulo 3 são apresentadas as simulações computacionais realizadas com os algoritmos, destacando-se os valores de pico, percentual de *overshoot* e tempo de assentamento.

No capítulo 4 é feita uma análise comparativa dos resultados, ressaltando-se as vantagens de cada tipo de PLL em relação aos demais, além de uma tabela comparativa.

No capítulo 5 são feitas as considerações finais, justificando, dentre estes, o melhor algoritmo de sincronização da geração distribuída com a rede elétrica.

2 SÍNCRONISMO DA GERAÇÃO DISTRIBUÍDA COM A REDE ELÉTRICA

De acordo com Teodorescu, Liserre e Rodríguez (2011), as redes elétricas são dinâmicas e afetadas por diversos eventos como a entrada e saída de cargas, chaveamento de bancos de capacitores, flicker, notches, e ressonâncias resultantes de harmônicos de corrente que fluem pelas linhas e também descargas atmosféricas. Estes distúrbios ocasionam deterioração da qualidade de energia elétrica com relação à tensão de fornecimento.

Conforme os autores, as variáveis da rede elétrica devem ser continuamente monitoradas para assegurar a entrada segura de um gerador de energia distribuída, principalmente quando a potência injetada na rede não for desprezível em relação à potência nominal no ponto de conexão - PCC, o que pode causar alterações significativas nessas variáveis.

Logo, em locais em que a geração distribuída é largamente utilizada, deve-se monitorar rigorosamente a tensão no PCC para garantir as condições de segurança e estabilidade. Diante deste cenário, os algoritmos de monitoramento e sincronismo da rede elétrica são de suma importância, pois permitem que a geração distribuída e a rede elétrica operem em harmonia (TEODORESCU; LISERRE; RODRÍGUEZ, 2011).

Segundo Santos Filho et al (2008), um dos pontos a se ressaltar em relação ao sincronismo é o conhecimento correto do ângulo de fase e da frequência da rede, imprescindíveis na conexão dos geradores eólicos e fotovoltaicos à rede. Além disto, também é essencial que exista sincronismo satisfatório entre a tensão da fonte de energia primária e o conversor secundário para mitigar sobressinais no instante de conexão.

Para um sincronismo satisfatório, é necessário que a onda sincronizada tenha a mínima diferença possível em relação à onda de referência (rede elétrica), bem como, o mínimo tempo de resposta, de modo a não prejudicar a operação da rede e das cargas acopladas no mesmo PCC.

De acordo com os autores, para estimar os ângulos de fase existem métodos à malha fechada e à malha aberta. Os métodos à malha fechada são conhecidos como PLLs (Phase-Locked Loop).

Os pontos de destaque dos algoritmos PLL são o erro do ângulo de fase em regime permanente, o tempo de resposta aos distúrbios de fase, frequência e

amplitude. Diferentes tipos de algoritmos PLL tem sido desenvolvidos com diferentes características (SANTOS FILHO et al, 2008).

Neste trabalho foram elencados alguns tipos PLL para comparação de desempenho, sendo eles: pPLL (Power PLL), baseado na potência elétrica fictícia; EPLL (Enhanced PLL), baseado na teoria de filtro adaptativo; e Inverse parkPLL, baseado na emulação de um sistema trifásico, utilizando a Transformada de Park e sua inversa.

2.1 Phase-Locked Loop (PLL)

PLL é uma abreviação em inglês para o termo Phase-Locked Loop, ou traduzindo, malha de sincronismo de fase (laço fechado em fase). De acordo com Teodorescu, Liserre, Rodríguez (2011), o PLL é vastamente utilizado nos campos de comunicação, informática e eletrônica moderna, porém no presente trabalho o foco é em sistemas eletrônicos de potência, que a partir de fontes alternativas e renováveis é capaz de fornecer energia à rede de distribuição de energia elétrica – RDEE.

O PLL consiste em um sistema de controle à malha fechada que gera um sinal de saída cuja fase é dependente da fase do sinal de entrada, que é a referência. Este opera com o objetivo de sincronizar-se à fase do sinal de entrada através de um elo de realimentação negativa. Ao sincronizar-se em fase, o PLL garante sincronia em frequência. Pode-se citar como exemplo a geração distribuída, na qual um gerador fotovoltaico deve-se manter em fase com a rede elétrica, no caso específico de injeção apenas de potência ativa (ZEYEUM, 2016).

De acordo com Santos Filho et al (2008), independentemente das diferenças, todos os algoritmos PLL são derivados de uma estrutura padrão que pode ser dividida em três partes principais: a) Detector de Fase (PD – Phase Detector); b) Filtro (LF – Loop Filter); c) Oscilador Controlado por Tensão (VCO – Voltage Controlled Oscillator). As diferenças entre os PLLs se concentram no detector de fase PD, que em geral é não linear.

Com base no modelo de Teodorescu, Liserre e Rodríguez (2011), a estrutura básica do PLL adaptada para o presente trabalho, foi descrita pela figura 1.

a) Detector de Fase

Este bloco gera um sinal de saída proporcional à diferença de fase entre o sinal de entrada, v , e o sinal gerado pelo oscilador do PLL, v' .

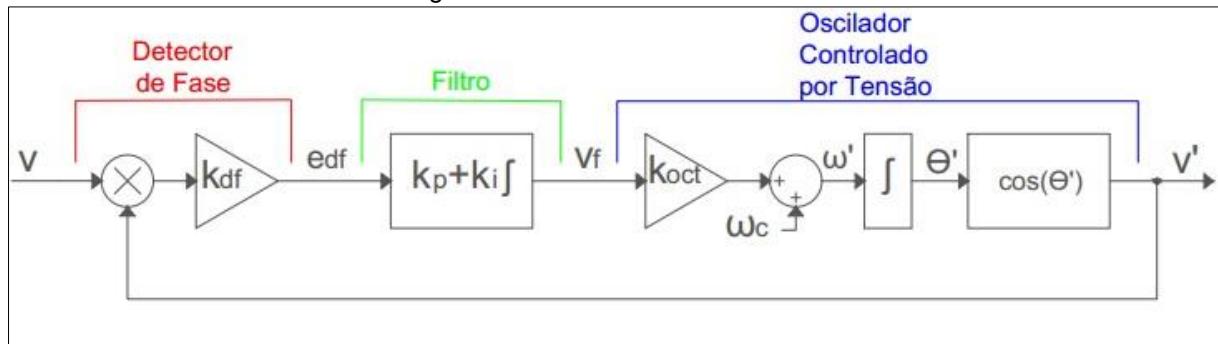
b) Filtro

Este bloco consiste em um filtro passa-baixa ou um controlador PI com o objetivo de atenuar os componentes de alta frequência provenientes do Detector de Fase.

c) Oscilador Controlado por Tensão

Este bloco gera um sinal, em fase com v , cuja frequência é ajustada de acordo com uma frequência central ω_c e em função da tensão de entrada fornecida pelo filtro.

Figura 1 - Estrutura básica do PLL



Fonte: Adaptado de Teodorescu, Liserre e Rodríguez (2011)

2.1.1 Equacionamento básico do PLL

Conforme Teodorescu, Liserre e Rodríguez (2011), o Detector de Fase consiste em um ganho, o Filtro é um controlador PI e o oscilador é composto por um integrador e uma função senoidal. O sinal de entrada pode ser descrito como:

$$v = \sin(\theta) = \sin(\omega t + \varphi) \quad (1)$$

Já o sinal gerado pelo oscilador é dado por

$$v' = \cos(\theta') = \cos(\omega' t + \varphi') \quad (2)$$

O erro de fase que sai do PD pode ser escrito como:

$$e_{df} = K_{df} \sin(\omega t + \varphi) \cos(\omega' t + \varphi') \quad (3)$$

$$e_{df} = \frac{K_{df}}{2} \{ \underbrace{\sin[(\omega - \omega')t + (\varphi - \varphi')]}_{\text{Termo de baixa frequência}} + \underbrace{\sin[(\omega + \omega')t + (\varphi + \varphi')]}_{\text{Termo de alta frequência}} \} \quad (4)$$

O Filtro eliminará a componente de alta frequência, assim sendo só restará a parcela de baixa frequência, e o erro pode ser simplificado à equação 5.

$$\bar{e}_{df} = \frac{K_{df}}{2} \{ \sin[(\omega - \omega')t + (\varphi - \varphi')] \} \quad (5)$$

Considerando que o Oscilador esteja na mesma frequência, ou muito próxima, da frequência do sinal de entrada (v), tem-se que $\omega' = \omega$. Assim, mais uma simplificação pode ser realizada, obtendo-se (6).

$$\bar{e}_{df} = \frac{K_{df}}{2} \sin(\varphi - \varphi') \quad (6)$$

Analizando-se a equação 6, do erro, pode-se constatar que o sinal de saída do Detector de Fase é não linear, pela presença de uma função senoidal. Entretanto, como a diferença de fase é muito pequena pode-se considerar que

$$\sin(\varphi - \varphi') \approx \sin(\theta - \theta') \approx (\theta - \theta') \quad (7)$$

Logo, estando o PLL travado, o sinal de erro de fase pode ser escrito como:

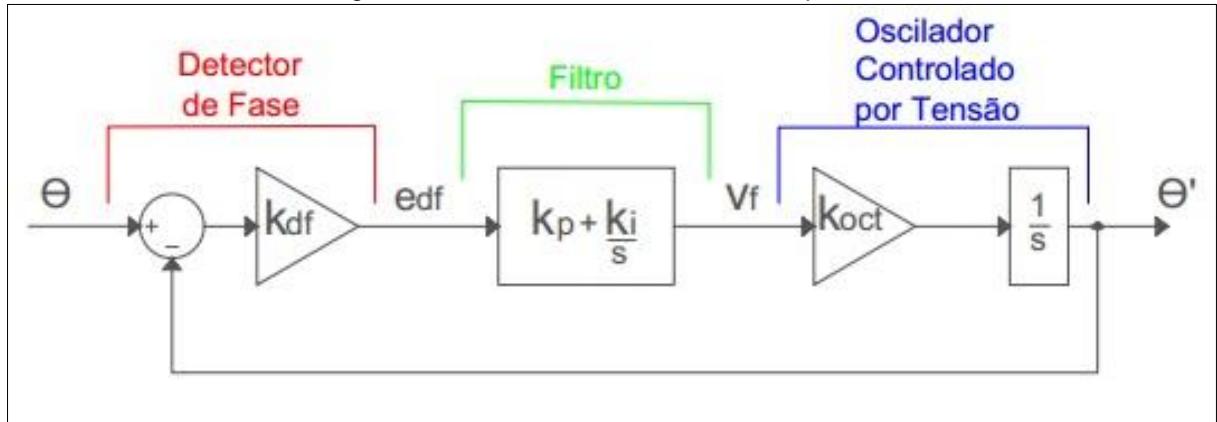
$$\bar{e}_{df} = \frac{K_{df}}{2}(\theta - \theta') \quad (8)$$

Observando-se (8) ao se minimizar o erro obtém-se sinais de entrada e de saída em fase.

2.1.2 Modelagem do PLL no domínio da frequência

O PLL pode ser modelado no domínio da frequência, através das Transformadas de Laplace, resultando no diagrama de blocos da Figura 2.

Figura 2 - PLL básico no domínio da frequência



Fonte: Adaptado de Teodorescu, Liserre e Rodríguez (2011)

As equações que representam os termos Detector de Fase (PD), Filtro (LF) e Oscilador Controlado por Tensão (VCO) podem ser convertidas ao domínio da frequência através da Transformada de Laplace. Considerando $K_{df} = K_{oct} = 1$, pode-se chegar na função de transferência de malha fechada $\Theta'(s)/\Theta(s)$ (TEODORESCU; LISERRE; RODRÍGUEZ, 2011). Neste equacionamento, um controlador PI foi considerado no termo LF.

$$T(s) = \frac{\Theta'(s)}{\Theta(s)} = \frac{\left(K_p + \frac{K_i}{s}\right) \frac{1}{s}}{1 + \left(K_p + \frac{K_i}{s}\right) \frac{1}{s}} \quad (9)$$

$$T(s) = \frac{\frac{K_p s + K_i}{s^2}}{s^2 + \frac{K_p s + K_i}{s^2}} \quad (10)$$

$$T(s) = \frac{K_p s + K_i}{s^2 + K_p s + K_i} \quad (11)$$

Para se obter os ganhos do controlador PI (K_p e K_i) realiza-se comparação direta a um sistema de segunda ordem:

$$T(s) = \frac{K_p s + K_i}{s^2 + K_p s + K_i} = \frac{2\zeta w_n s + w_n^2}{s^2 + 2\zeta w_n s + w_n^2} \quad (12)$$

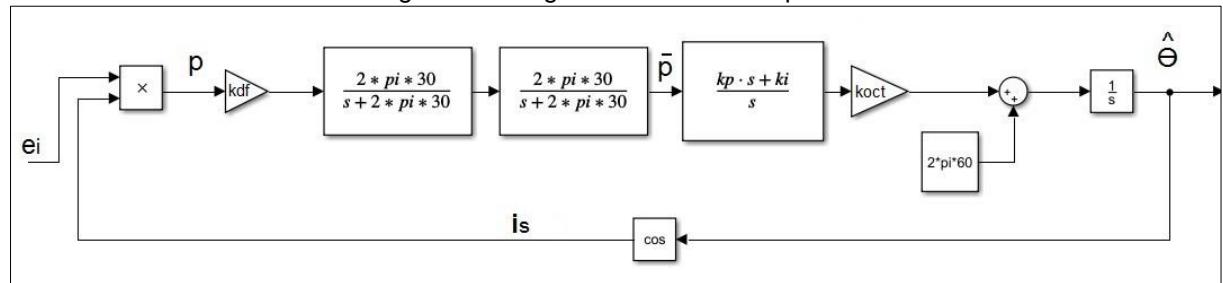
$$K_p = 2\zeta w_n \quad (13)$$

$$K_i = w_n^2 \quad (14)$$

2.2 Power Phase-Locked Loop (pPLL)

De acordo com Santos Filho et al (2008), o termo pPLL é uma abreviação de Power Phase-Locked Loop. Como o Detector de Fase é baseado em um simples multiplicador, pode-se fazer uma analogia com a potência elétrica para facilitar o entendimento.

Figura 3 – Diagrama de blocos do pPLL



Fonte: Próprio autor

Ainda segundo os autores, considerando a figura 3, a tensão de entrada ‘ e_i ’, que é multiplicada ao elo de retorno pela variável ‘ i_s ’, assim o resultado será uma potência fictícia, o que justifica o nome deste PLL.

Considerando que o sinal de entrada como $e_i = V \sin(\theta)$, a expressão do sinal de potência fica definido como (SANTOS FILHO et al, 2008):

$$p = V \sin(\theta) \cos(\hat{\theta}) \quad (15)$$

Por identidade trigonométrica, tem-se:

$$p = \frac{V}{2} [\sin(\theta - \hat{\theta}) + \sin(\theta + \hat{\theta})] \quad (16)$$

O filtro passa-baixa anula o segundo termo da equação 16. Considerando $\theta = \omega t + \phi$, $\hat{\theta} = \hat{\omega} t + \hat{\phi}$ e supondo que $\hat{\omega} \approx \omega$, para uma pequena diferença: $\phi - \hat{\phi}$, a potência média pode ser aproximada por (SANTOS FILHO et al, 2008):

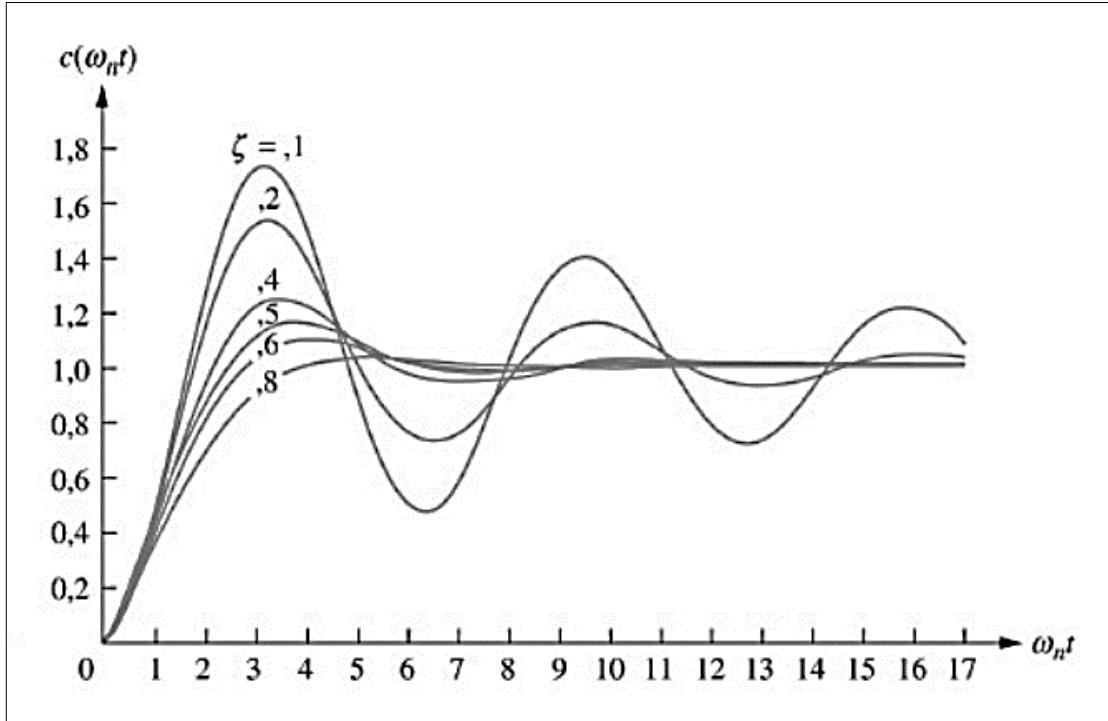
$$\bar{p} \approx \frac{V}{2} (\theta - \hat{\theta}) \quad (17)$$

Conforme apontado pelos autores na equação 16, há um ponto negativo nessa estrutura que é o produto da tensão pela corrente fictícia gerar uma segunda harmônica, que deve ser filtrada. Esta segunda harmônica resulta do segundo termo da equação na qual os argumentos da função seno são somados. Assim, o filtro passa-baixa deve ter uma baixa frequência de corte, o que deixa a resposta do sistema mais lenta.

Em outras palavras, neste modelo de PLL existe a realimentação do cosseno que é multiplicada pelo seno de entrada (conforme figura 3), o que gera um harmônico de 120Hz ($2\omega t$), por isso a necessidade dos filtros de primeira ordem antes do controlador PI. Através de simulações computacionais, chegou-se ao resultado que, colocando-se dois filtros de primeira ordem em cascata, com frequência de corte de 30Hz resultou em redução significativa da componente de 120Hz sem influenciar nas dinâmicas do pPLL.

O controlador PI teve sua frequência natural determinada como 6 Hz, tendo-se como critério que fosse mais lento que o filtro passa baixa que está antes dele. Outro critério importante é estar pelo menos uma década abaixo da frequência do produto seno e cosseno (abaixo de 12Hz). Valores maiores trazem variações indesejadas nas respostas do pPLL.

Figura 4 - Respostas típicas de um sistema de segunda ordem



Fonte: Nise (2013)

Baseado nas curvas típicas de respostas de sistemas de segunda ordem em função da frequência (Figura 4) foi escolhido um coeficiente de amortecimento $\zeta = 0,9$ para a simulação do pPLL deste trabalho.

Assim os parâmetros para o pPLL foram definidos como:

$$\zeta = 0,9 \quad (18)$$

$$f_n = 6 \quad (19)$$

Segundo as equações 13 e 14 tem -se:

$$K_p = 2\zeta w_n \quad (20)$$

$$K_p = 2 * 0,9 * 2\pi * 6 \quad (21)$$

$$K_p = 67,85 \quad (22)$$

e

$$K_i = w_n^2 \quad (23)$$

$$K_i = (2\pi * 6)^2 \quad (24)$$

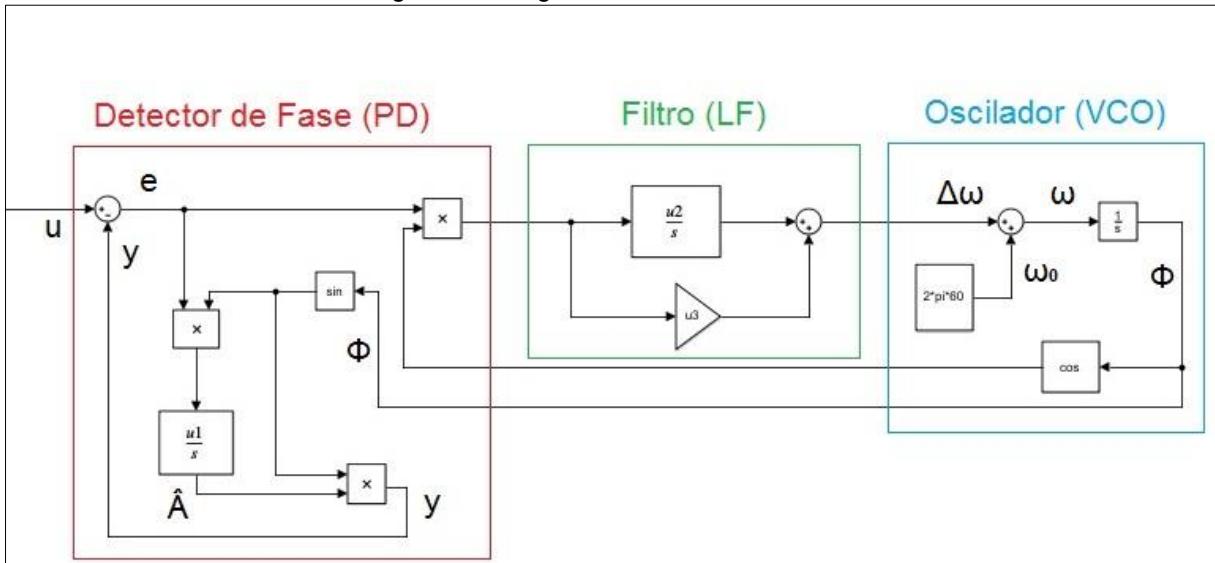
$$K_i = 1421 \quad (25)$$

Fazendo-se $K_{df} = 1$ e $K_{oct} = 1$, têm-se todos os parâmetros para a simulação do pPLL.

2.3 Enhanced PLL (EPLL)

Este tipo de PLL é baseado na teoria de filtro adaptativo. Seu princípio de funcionamento consiste em reconstruir a componente fundamental do sinal de entrada, estimando sua amplitude, fase e frequência (SANTOS FILHO et al, 2008).

Figura 5 – Diagrama de blocos do EPLL



Fonte: Próprio autor

De acordo com Karimi-Ghartemani, Mokhtari e Iravani (2004) e ilustrado na figura 5, o EPLL pode ser subdividido em suas estruturas básicas: Detector de Fase (PD), Filtro (LF) e Oscilador Controlado por Tensão (VCO). O EPLL recebe um sinal de entrada $u(t)$ e faz uma estimativa da componente fundamental do sinal sincronizado, $y(t)$, sua amplitude, $\hat{A}(t)$, e seu ângulo de fase, $\Phi(t)$.

Sua velocidade de resposta depende dos parâmetros do PI, μ_2 e μ_3 , e do Integrador, μ_1 . A dinâmica deste tipo de PLL é fortemente influenciada pelas variáveis μ_2 e μ_3 e em menor grau pela variável μ_1 . A estrutura do EPLL é simples, o que o faz aceitável para aplicações de software ou para implementações de hardware, em tempo real. (KARIMI-GHARTEMANI; MOKHTARI; IRAVANI, 2004)

a) EPLL-parâmetros

Conforme Karimi-Ghartemani et al (2012), sendo $y(t)$ a componente fundamental do sinal rastreado pelo EPLL, pode-se representá-la como:

$$y(t) = \hat{A} \sin \Phi \quad (26)$$

Sendo:

$$\Phi = \int_0^t \omega dt + \delta \quad (27)$$

δ = fase do sinal de entrada

Ainda conforme os autores, as equações do EPLL são derivadas a partir da função de minimização de custo da seguinte forma:

$$J = \frac{1}{2} e^2 = \frac{1}{2} (u - y)^2 \quad (28)$$

Conforme Karimi-Ghartemani et al (2012) usando o método do gradiente descendente essas equações podem ser expressas como:

$$\dot{A} = \mu_1 e \sin \Phi \quad (29)$$

$$\dot{\Delta\omega} = \mu_2 e \cos \Phi \quad (30)$$

$$\dot{\Phi} = \omega_0 + \Delta\omega + \mu_3 e \cos \Phi \quad (31)$$

ω_0 : frequência nominal

$\Delta\omega$: desvio da frequência nominal

Através das equações 29 a 31 o diagrama de blocos da Figura 5 foi montado.

Segundo Karimi-Ghartemani et al, (2012), as constantes μ_1 , μ_2 , μ_3 podem ser definidas como:

$$\mu_1 = \mu_3 = k\omega_0 \quad (32)$$

$$\mu_2 = \frac{1}{8} k^2 \omega_0^2 \quad (33)$$

$$0,5 \leq k \leq 2 \quad (34)$$

Fazendo-se simulações computacionais, foram experimentados valores para os parâmetros acima, até encontrar-se um desempenho otimizado do EPLL, definindo-se os seguintes valores:

$$k = 0,5 \quad (35)$$

$$\mu_1 = 188,5 \quad (36)$$

$$\mu_3 = 188,5 \quad (37)$$

2.4 Inverse parkPLL

O Inverse parkPLL recebe este nome por utilizar em sua estrutura a Transformada de Park, bem como a Transformada Inversa de Park.

De acordo com Chattopadhyay (2009) a Transformada de Park faz a decomposição de um sistema trifásico (V_a , V_b , V_c), defasados 120° entre si, em dois fasores (V_d e V_q) defasados em 90° .

Ainda segundo o autor, em um primeiro momento os vetores trifásicos V_a , V_b e V_c são decompostos em dois vetores nos eixos real e imaginário, estacionários, (V_α e V_β respectivamente) pela Transformada de Clarke.

A Transformada de Clarke pode ser descrita pela equação 38. (CHATTOPADHYAY, 2009). O termo $\frac{2}{3}$ se refere ao coeficiente para manter a transformada invariável em tensão. Esta transformada se baseia no diagrama apresentado na Figura 6.

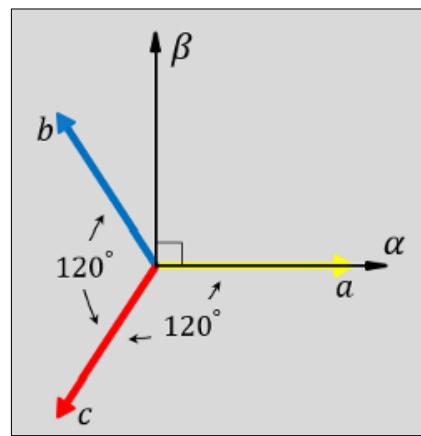
$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (38)$$

$$V_\alpha = \frac{2}{3} \left(V_a - \frac{V_b}{2} - \frac{V_c}{2} \right) \quad (39)$$

$$V_\beta = \frac{2}{3} \left(\frac{\sqrt{3}}{2} * V_b - \frac{\sqrt{3}}{2} * V_c \right) \quad (40)$$

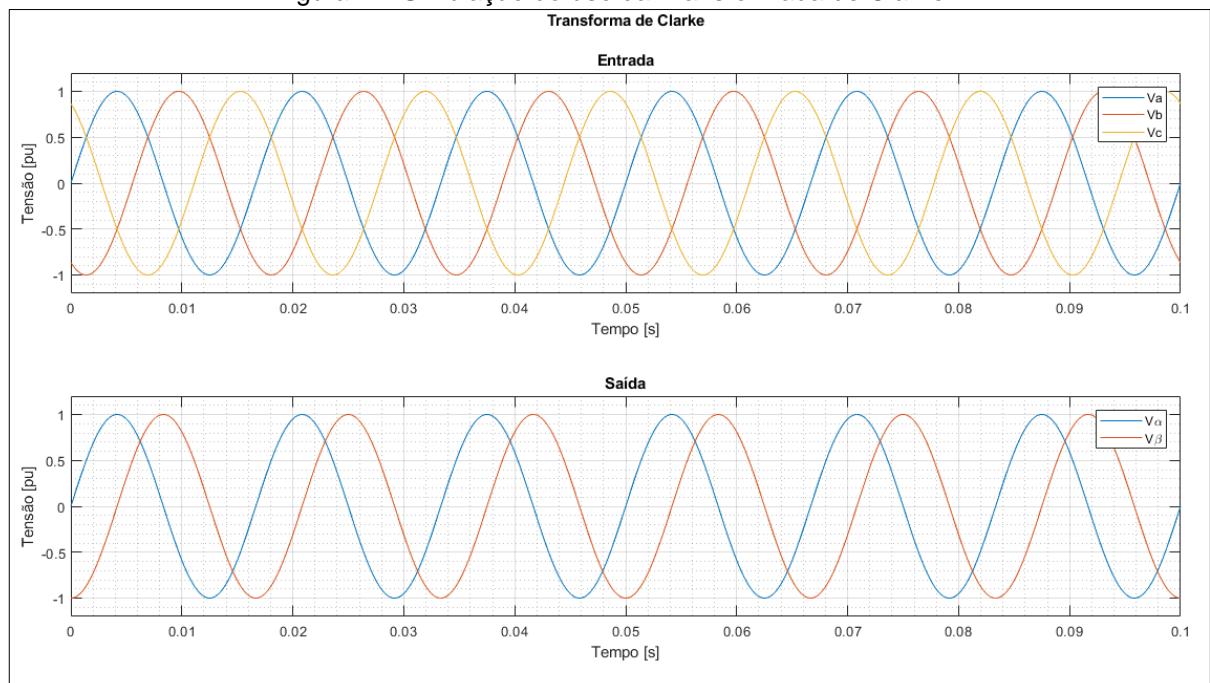
As figuras 6 e 7 ilustram a Transformada de Clarke

Figura 6 – Transformada de Clarke



Fonte: MathWorks® (2017)

Figura 7 – Simulação do uso da Transformada de Clarke



Fonte: Próprio autor

Em seguida é realizada de fato a Transformada de Park que fará a conversão de V_α e V_β , que estão em eixos estacionários, para eixos rotativos, V_d e V_q . (CHATTOPADHYAY, 2009).

Segundo Chattpadhyay (2009), a Transformada de Park pode ser descrita conforme equação 41.

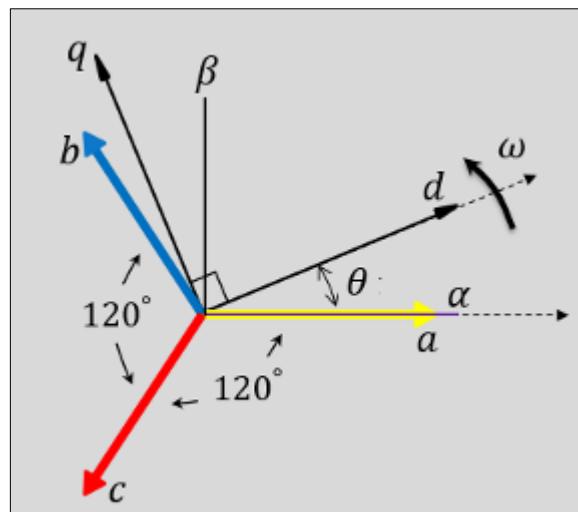
$$\begin{bmatrix} V_d \\ V_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} \quad (41)$$

$$V_d = V_\alpha * \cos \theta + V_\beta * \sin \theta \quad (42)$$

$$V_q = -V_\alpha * \sin \theta + V_\beta * \cos \theta \quad (43)$$

Neste trabalho, o vetor V_d ficou referenciado a V_α com um defasagem de Θ , conforme Figura 8. Assim, o vetor V_d resultante é nulo e o vetor V_q obtido é menos 1.

Figura 8 – Transformada de Park



Fonte: MathWorks® (2017)

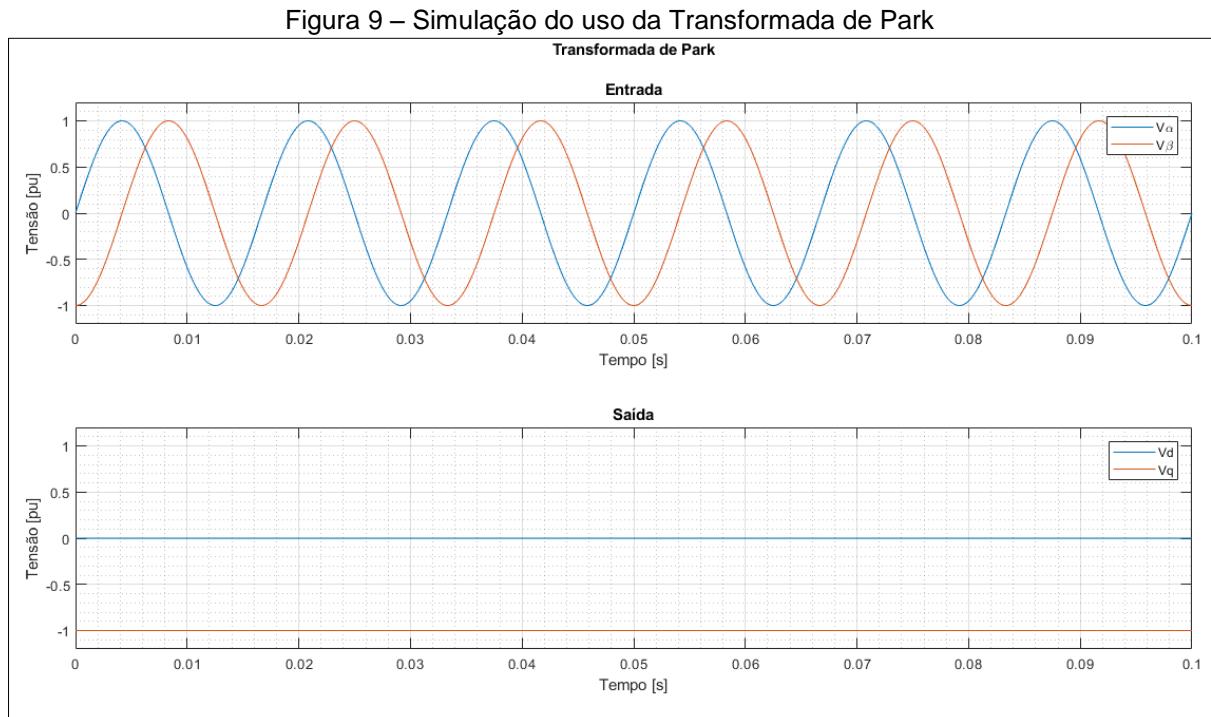
Sendo:

$$\theta = \omega * t \quad (44)$$

ω : velocidade de rotação dos vetores $d - q$

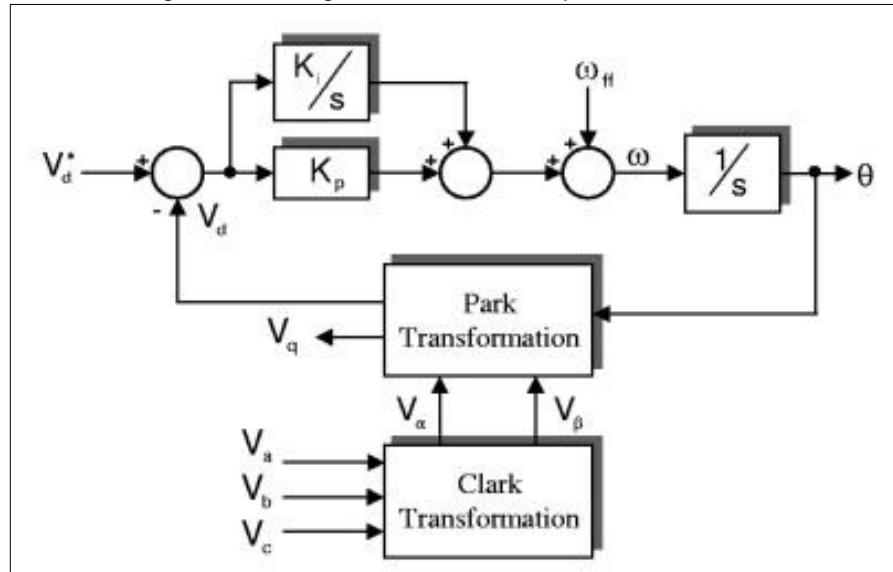
t : tempo em segundos

A Figura 9 apresenta a simulação do uso desta transformada aplicada a um sistema de tensões V_α e V_β .



De acordo com Arruda, Silva e Cardoso Filho (2001) a topologia de PLL trifásico, tipo SRF - (Synchronous Reference Frame), conforme ilustrado na Figura 10, é a base para o Inverse parkPLL abordado neste trabalho. Nessa topologia o ângulo de fase é detectado pelo sincronismo do eixo de referência rotativo do sinal do PLL e do vetor de tensão (V_a , V_b , V_c) do sinal a ser sincronizado. Fixando a tensão de referência do eixo direto, V_d^* , em zero e realimentando com V_d , (pela Figura 9, pode-se notar que V_d resulta em zero), o erro de rastreamento será nulo, conseguindo-se o travamento da saída do PLL no ângulo de fase da forma de onda que se deseja sincronizar (ver Figura 10).

Figura 10 – Diagrama de blocos do parkPLL Trifásico

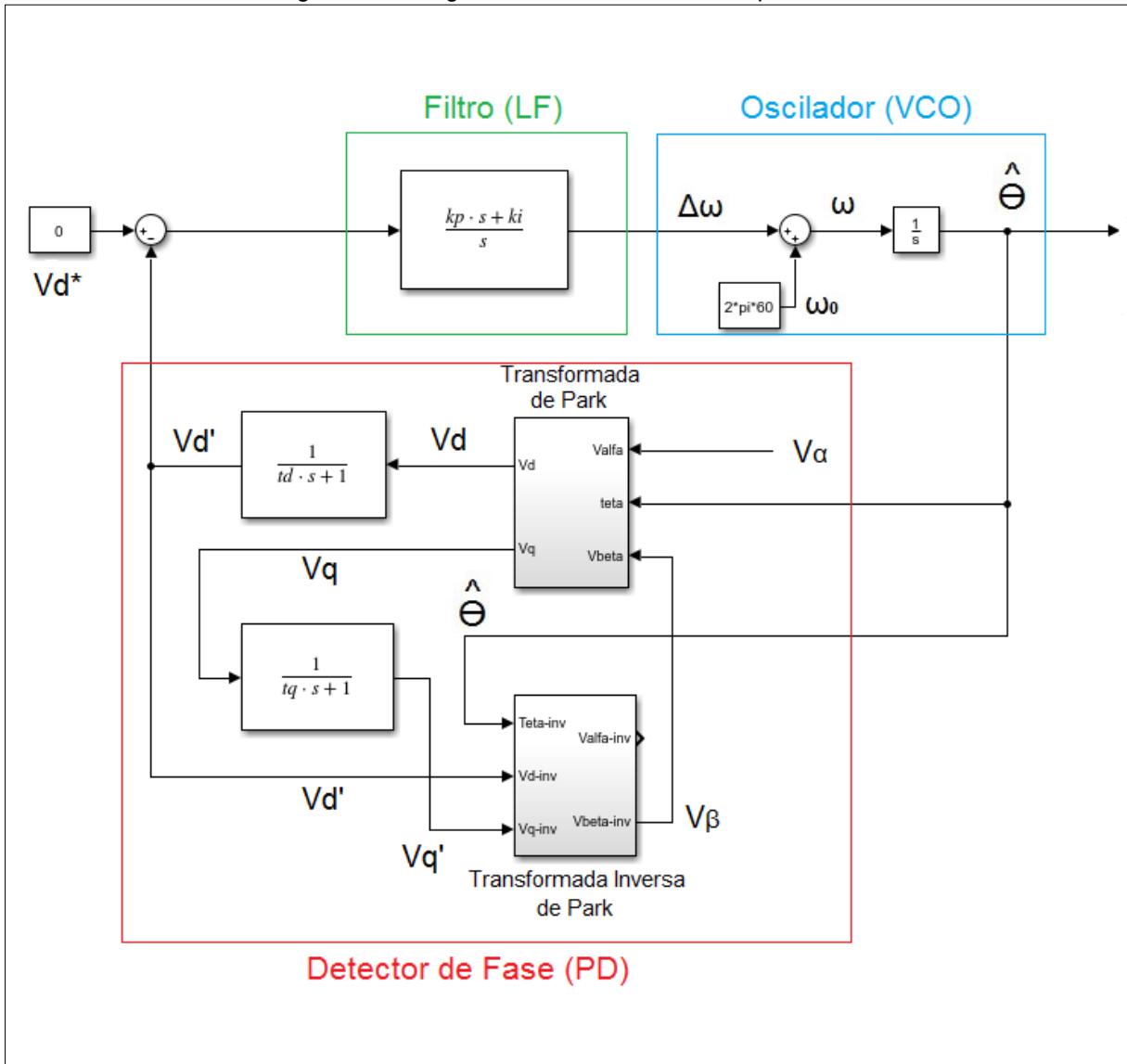


Fonte: Arruda, Silva, Cardoso Filho (2001)

O Inverse parkPLL abordado nesse trabalho é monofásico, logo é necessário fazer uma emulação de um sistema trifásico balanceado. A tensão V_α do eixo estacionário, que entra na Transformada de Park, é a própria tensão monofásica a ser sincronizada, enquanto a tensão V_β é gerada pelo PLL através da Transformada de Park e da Transformada Inversa de Park.

Nas saídas da Transformada de Park foram adicionados dois filtros, $\frac{1}{t_d*s+1}$ e $\frac{1}{t_q*s+1}$, ilustrados na Figura 11, com o objetivo de garantir o desempenho do algoritmo. Vale ressaltar também que o laço interno de V_β deve ser projetado para ser mais rápido que o laço externo e assim realize o rastreamento com um valor V_β já estabilizado (ARRUDA; SILVA; CARDOSO FILHO, 2001).

Figura 11 – Diagrama de blocos do Inverse parkPLL



Fonte: Próprio autor

Para a definição dos parâmetros deste PLL, foram feitas simulações computacionais, inicialmente usando-se os parâmetros de Silva, Arruda e Cardoso Filho (2001), conforme equações 45 a 48.

$$K_p = 4 \quad (45)$$

$$K_i = 0 \quad (46)$$

$$t_d = 10^{-4} \quad (47)$$

$$t_q = 10^{-3} \quad (48)$$

Após experimentar diferentes valores para os parâmetros, foi encontrado o desempenho superior, apenas alterando-se o valor de K_p , configurando-se os valores das equações 49 a 52.

$$K_p = 1500 \quad (49)$$

$$K_i = 0 \quad (50)$$

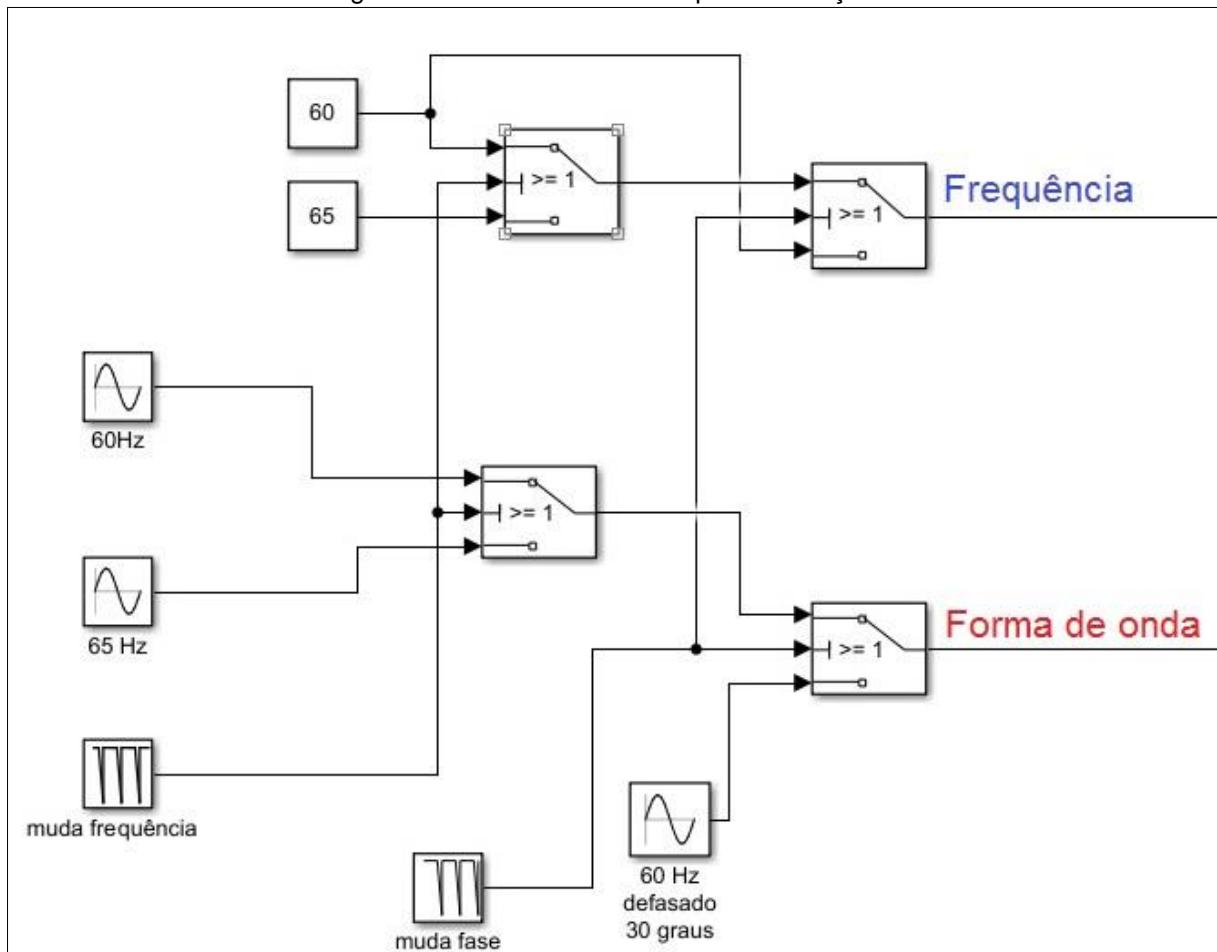
$$t_d = 10^{-4} \quad (51)$$

$$t_q = 10^{-3} \quad (52)$$

3 SIMULAÇÕES DOS ALGORITMOS PLL

Foram realizadas simulações com os três algoritmos PLL abordados neste trabalho: pPLL, EPLL e Inverse parkPLL. Para tanto, foi criado um perfil, ilustrado na Figura 12, simulando a forma de onda da rede elétrica, variando-se os parâmetros de frequência e fase, servindo de referência para posterior análise comparativa.

Figura 12 - Perfil de referência para simulações

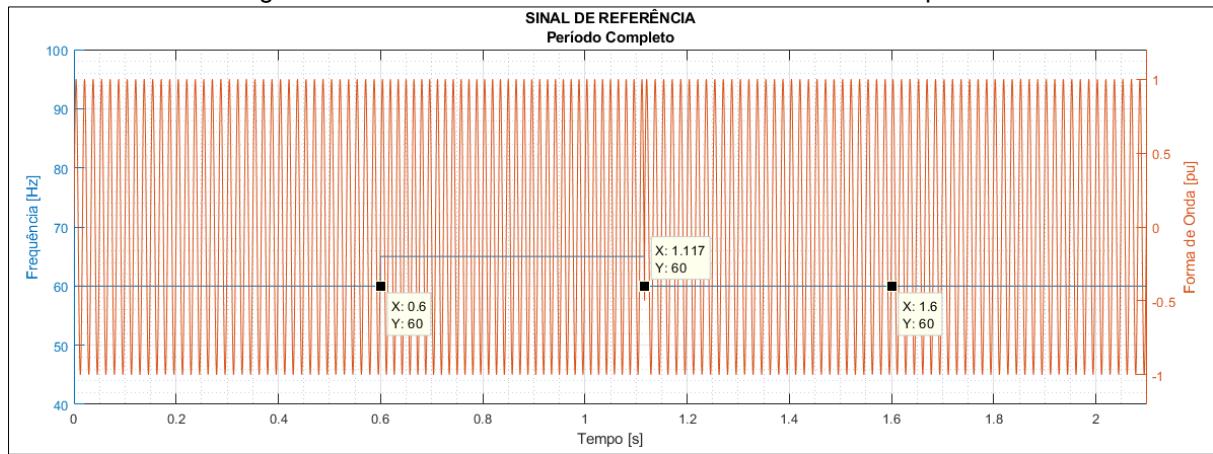


Fonte: Próprio autor

Este perfil, foi composto por uma forma de onda com amplitude de 1 pu e, a princípio, frequência de 60Hz, após 0,6 segundos houve um degrau para 65Hz e depois de mais 0,517 segundos retornou à frequência inicial. Por fim, decorridos 1,6 segundos do instante inicial, houve um defasamento de 30°.

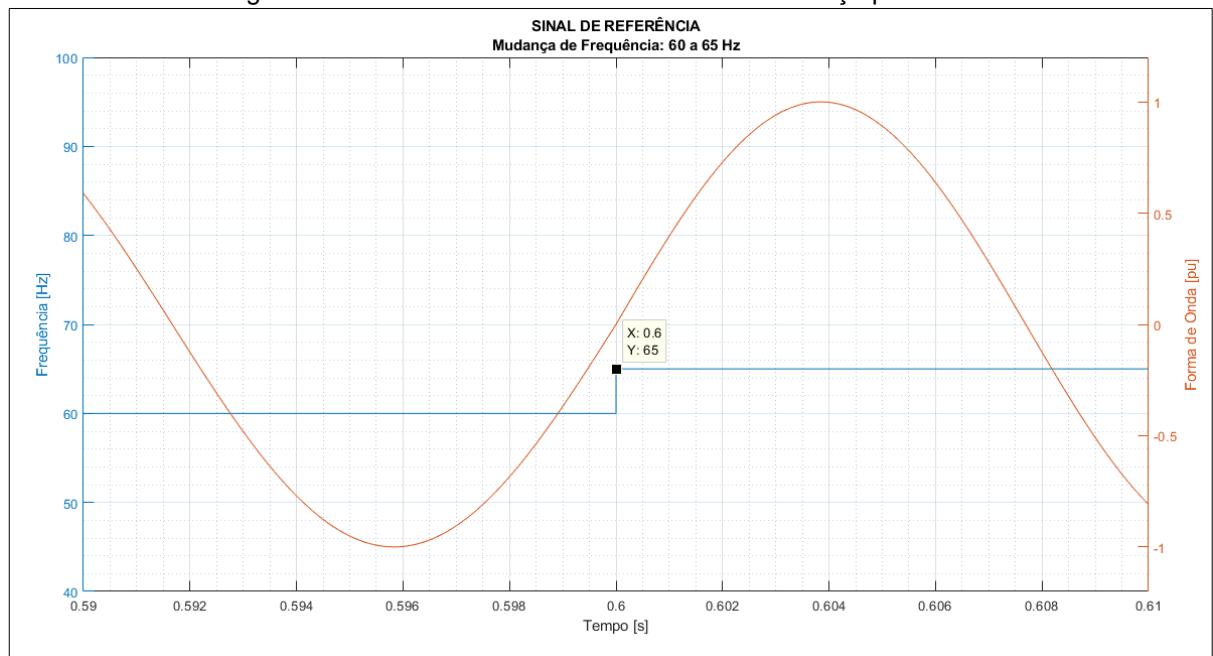
Na Figura 13 está ilustrado o perfil de referência em seu período completo e nas Figuras 14 a 16 cada instante de mudança no perfil.

Figura 13 - Gráfico do Perfil de Referência – Período Completo



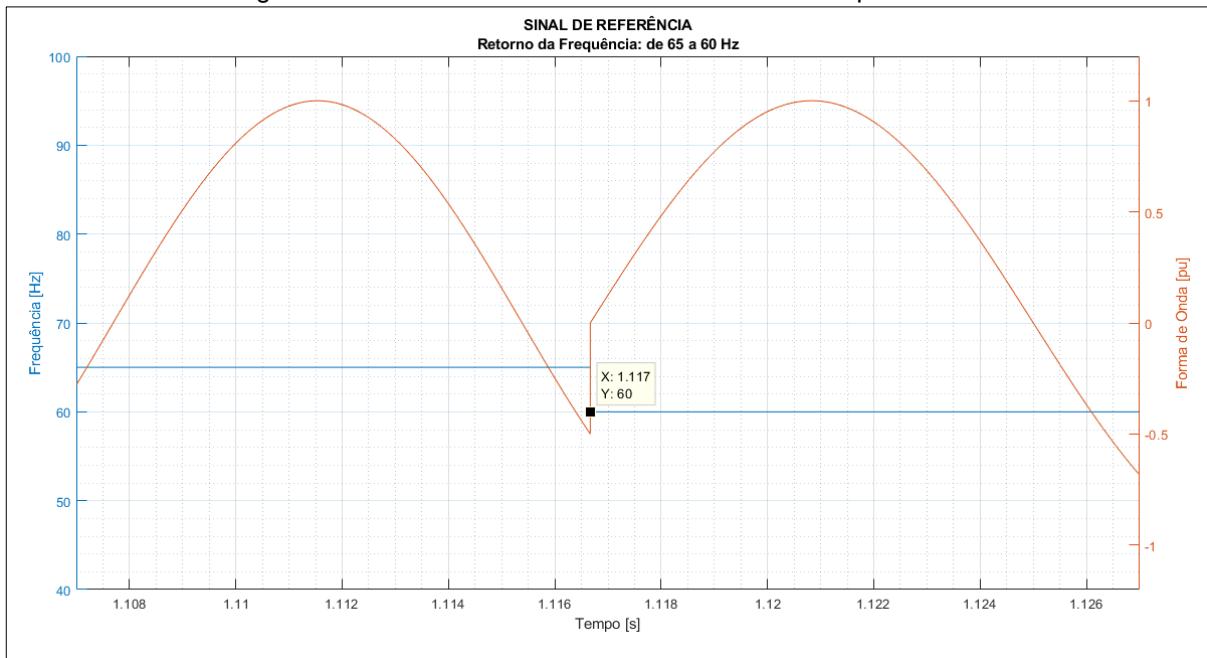
Fonte: Próprio autor

Figura 14 - Gráfico do Perfil de Referência – Mudança para 65Hz



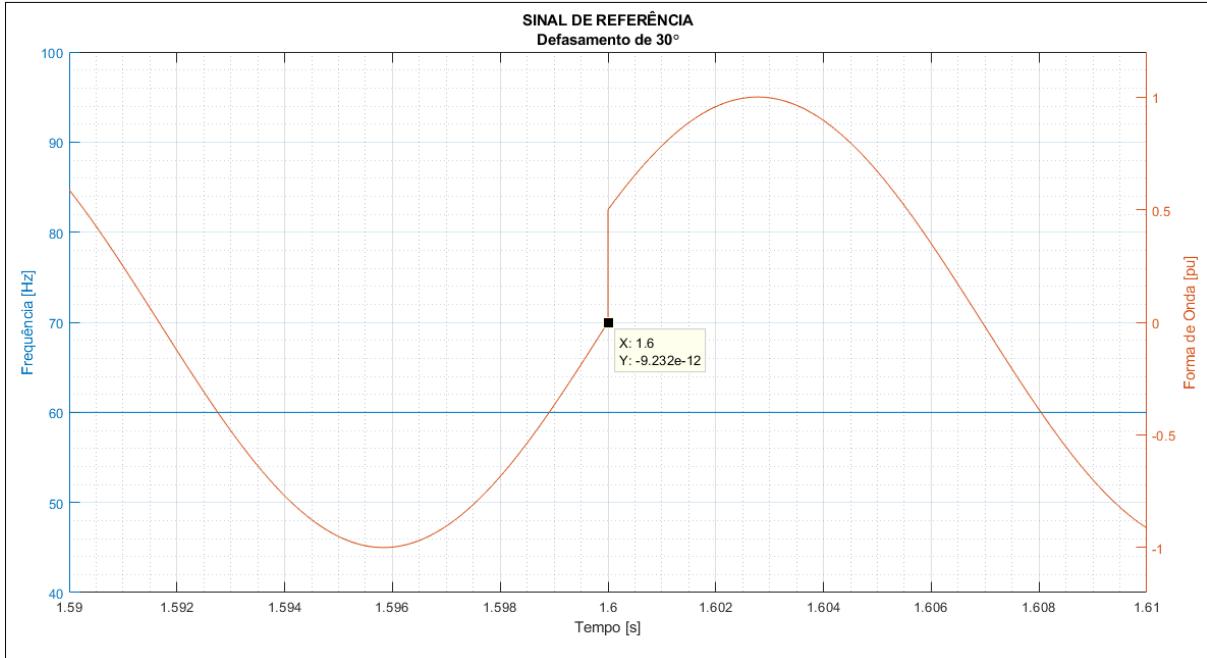
Fonte: Próprio autor

Figura 15 - Gráfico do Perfil de referência – Retorno para 60Hz



Fonte: Próprio autor

Figura 16 - Gráfico do Perfil de referência – Defasamento de 30°



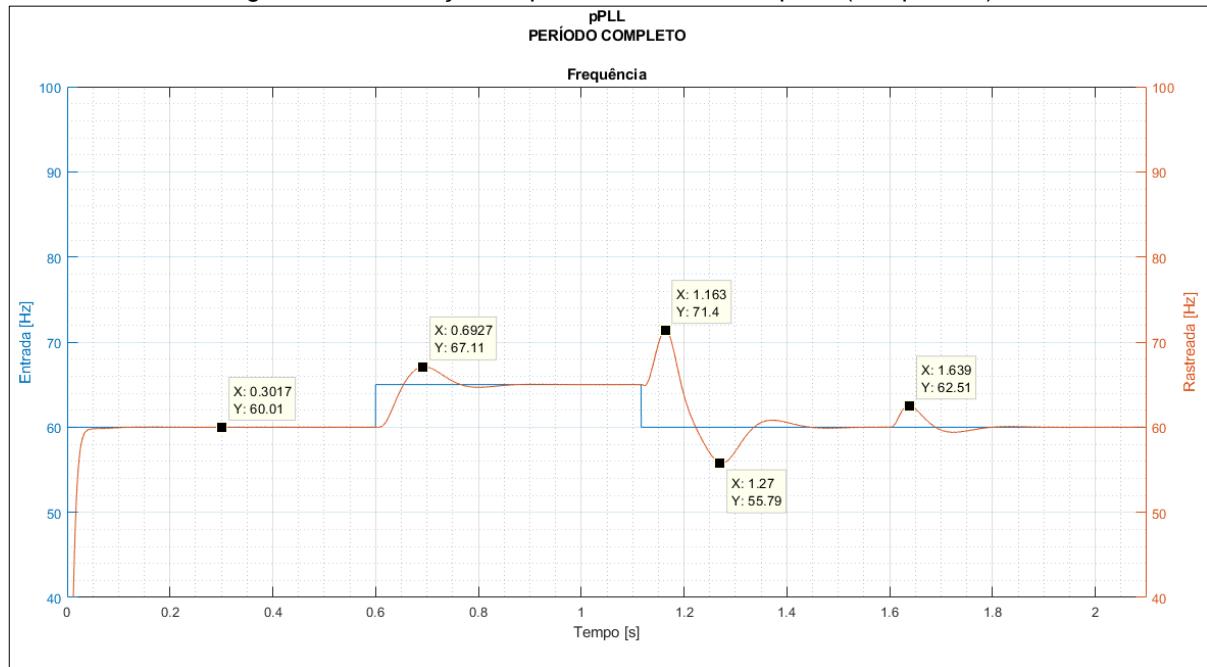
Fonte: Próprio autor.

Para comparação das simulações foi considerado um tempo de assentamento, que resultasse em uma variação de frequência máxima de 0,1Hz. Já na diferença de fase, foi considerado estável para um erro menor que 10^{-3} .

3.1 Simulação do pPLL

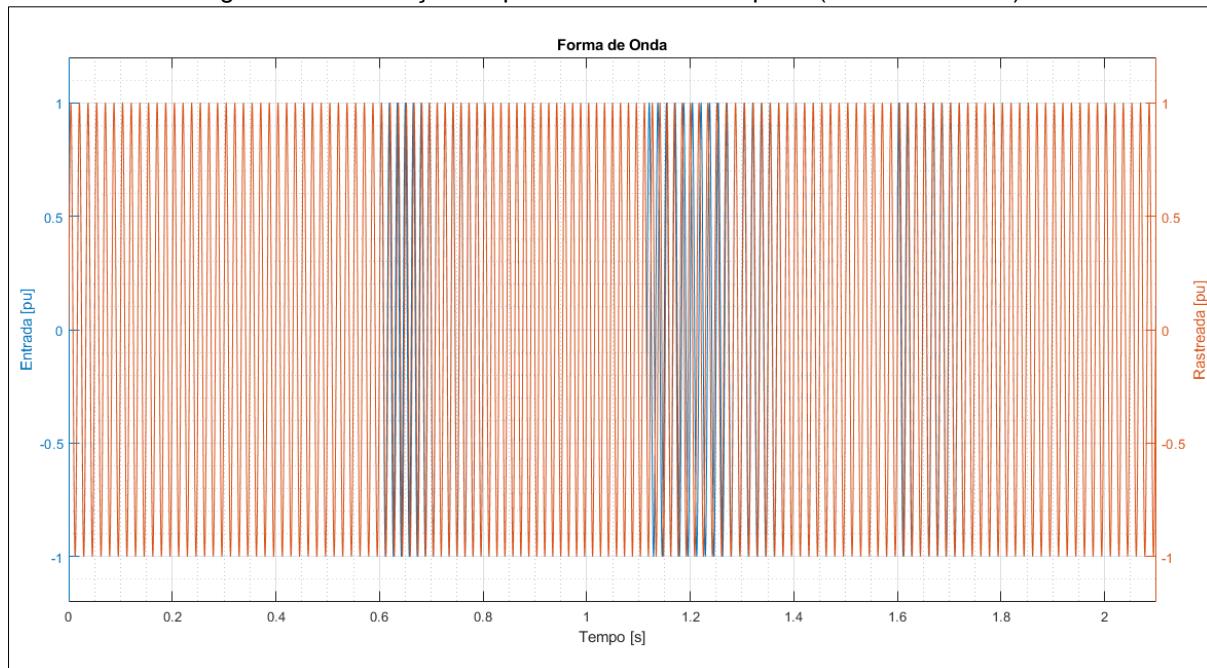
As Figuras 17 e 18 representam o período completo da simulação do pPLL.

Figura 17 - Simulação do pPLL – Período Completo (Frequência)



Fonte: Próprio autor

Figura 18 - Simulação do pPLL – Período Completo (Forma de Onda)

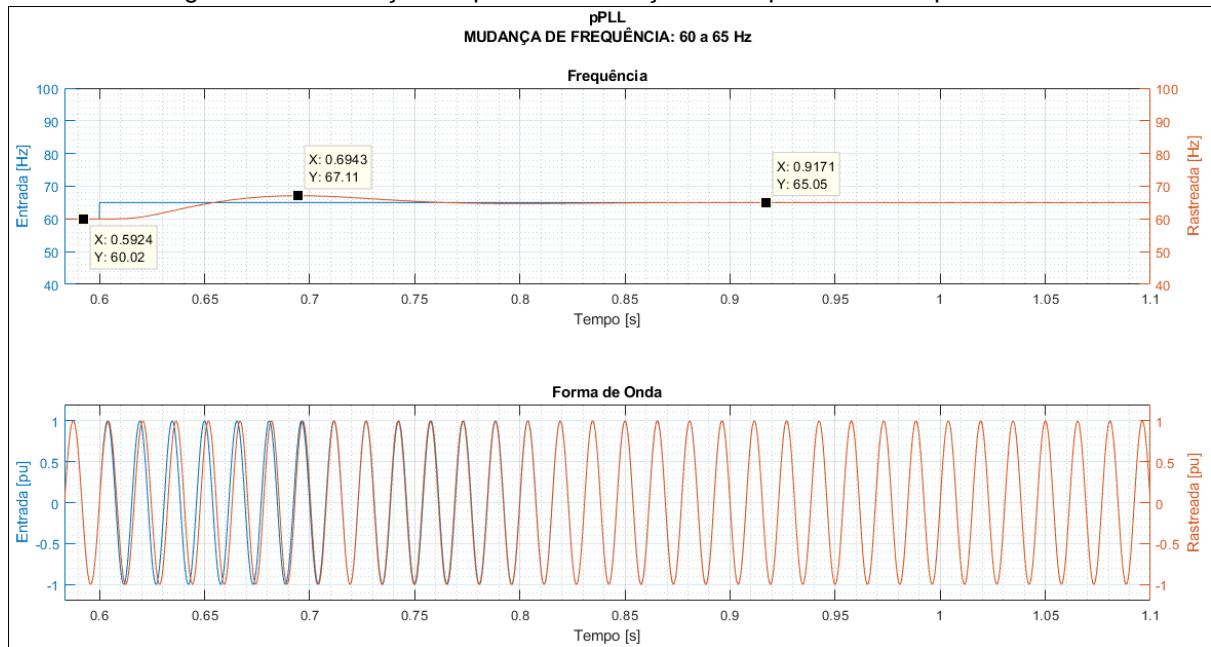


Fonte: Próprio autor

3.1.1 pPLL: Mudança de frequêcia

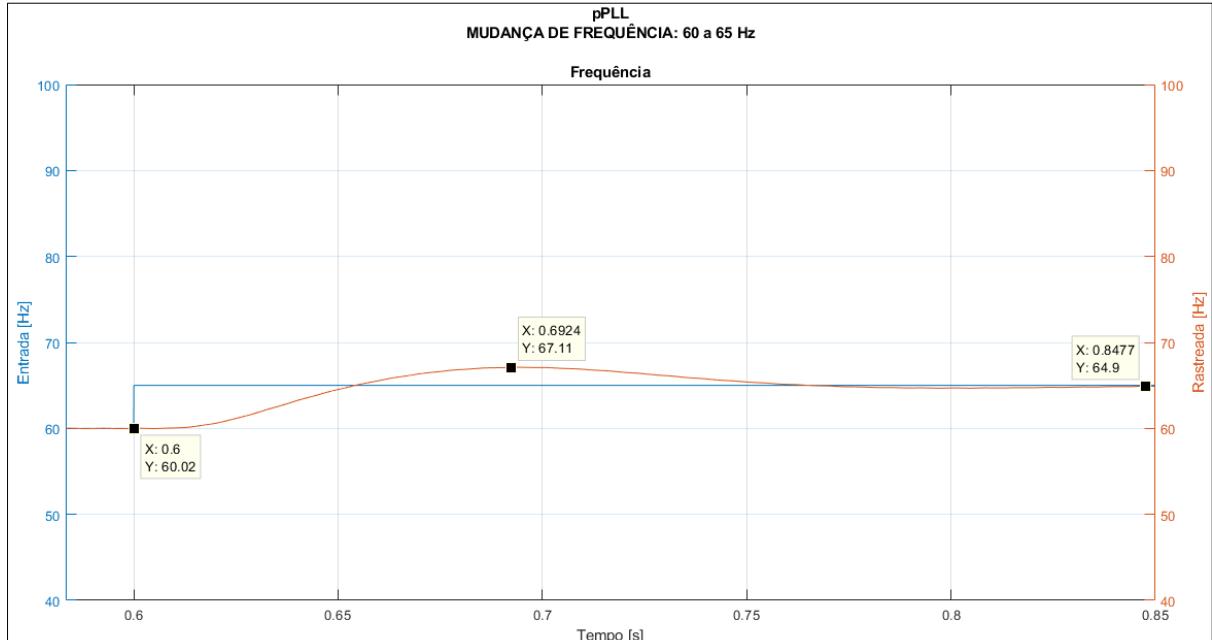
Em 0,6 segundos houve um degrau na entrada, no qual a frequência passou de 60 para 65Hz, conforme visto na Figura 19 e com mais detalhes na Figura 20.

Figura 19 – Simulação do pPLL – Mudança de Frequência de 60 para 65Hz



Fonte: Próprio autor

Figura 20 - Simulação do pPLL – Mudança de Frequência de 60 para 65Hz – Detalhada



Fonte: Próprio autor

Sendo 64,9Hz a frequência de estabilização, tem-se tempo de assentamento, T_s , conforme equação 54.

$$t_q = 10^{-3} \quad (52)$$

$$T_s = 0,8477 - 0,6000 \quad (53)$$

$$T_s = 248ms \quad (54)$$

Percentual de *Overshoot* (P.O.)

$$P.O. = 100 * (V_{max} - V_{reg}) \quad (55)$$

$$P.O. = 100 * \left(\frac{67,11 - 65}{65} \right) \quad (56)$$

$$P.O. = 3,25\% \quad (57)$$

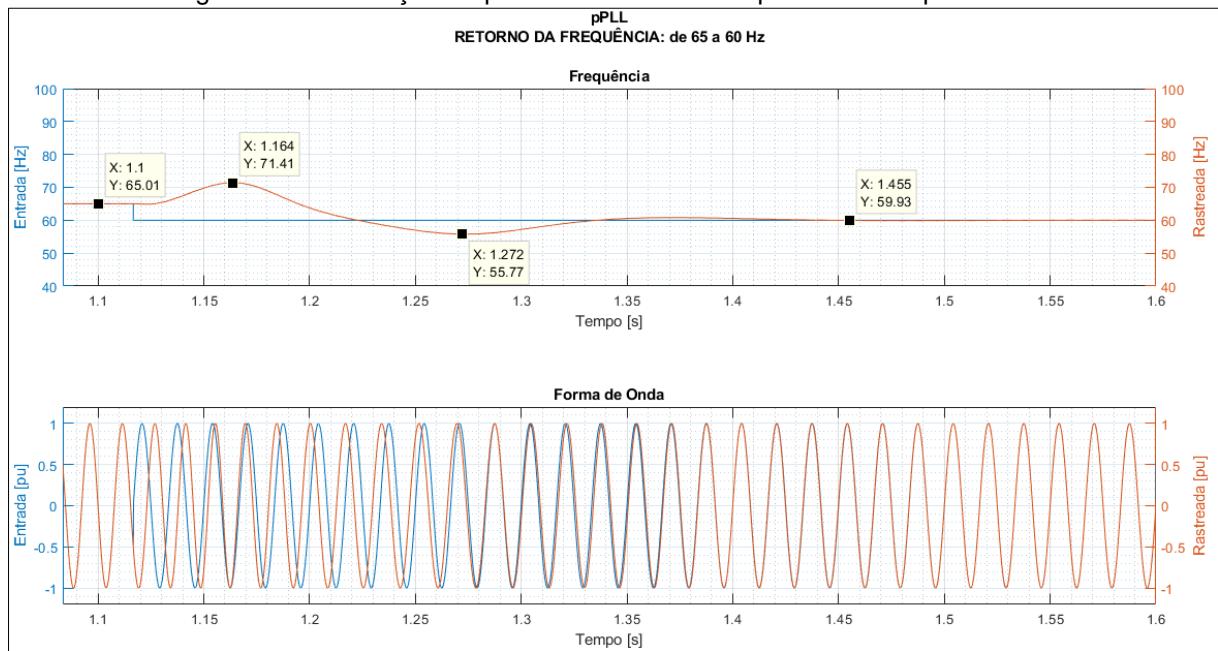
Sendo V_{reg} : Valor de Regime

Para esta mudança de frequência à 65Hz houve um Percentual de *Overshoot* de 3,25%, conforme equação 57.

3.1.2 pPLL: Retorno da frequência

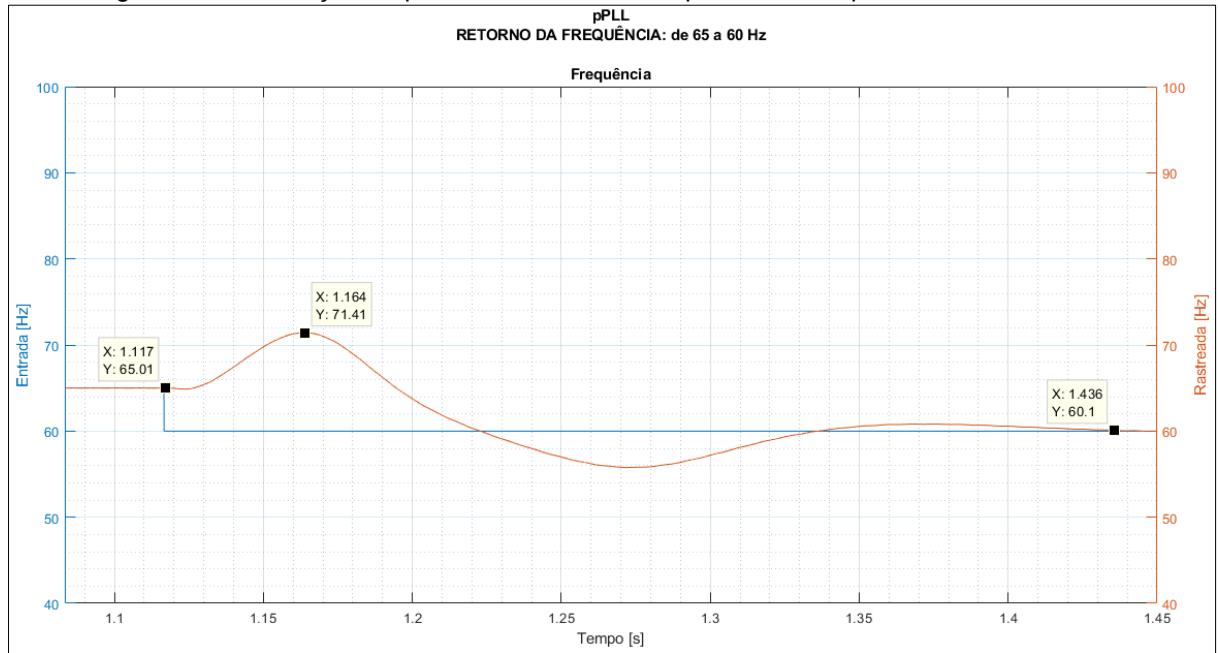
Realizou-se o retorno da frequência de 65 para 60 Hz em $t=1,117\text{s}$, que pode ser visto na Figura 21 e com mais detalhes na Figura 22.

Figura 21 – Simulação do pPLL – Retorno da Frequência de 65 para 60Hz



Fonte: Próprio autor

Figura 22 – Simulação do pPLL – Retorno da Frequência de 65 para 60Hz – Detalhada



Fonte: Próprio autor

Sendo 60,1Hz a frequência de estabilização considerada, o tempo de assentamento, T_s .

$$T_s = 1,436 - 1,117 \quad (58)$$

$$T_s = 319ms \quad (59)$$

$$P.O. = 100 * (V_{max} - V_{reg}) \quad (60)$$

$$P.O. = 100 * \left(\frac{71,41 - 60}{60} \right) \quad (61)$$

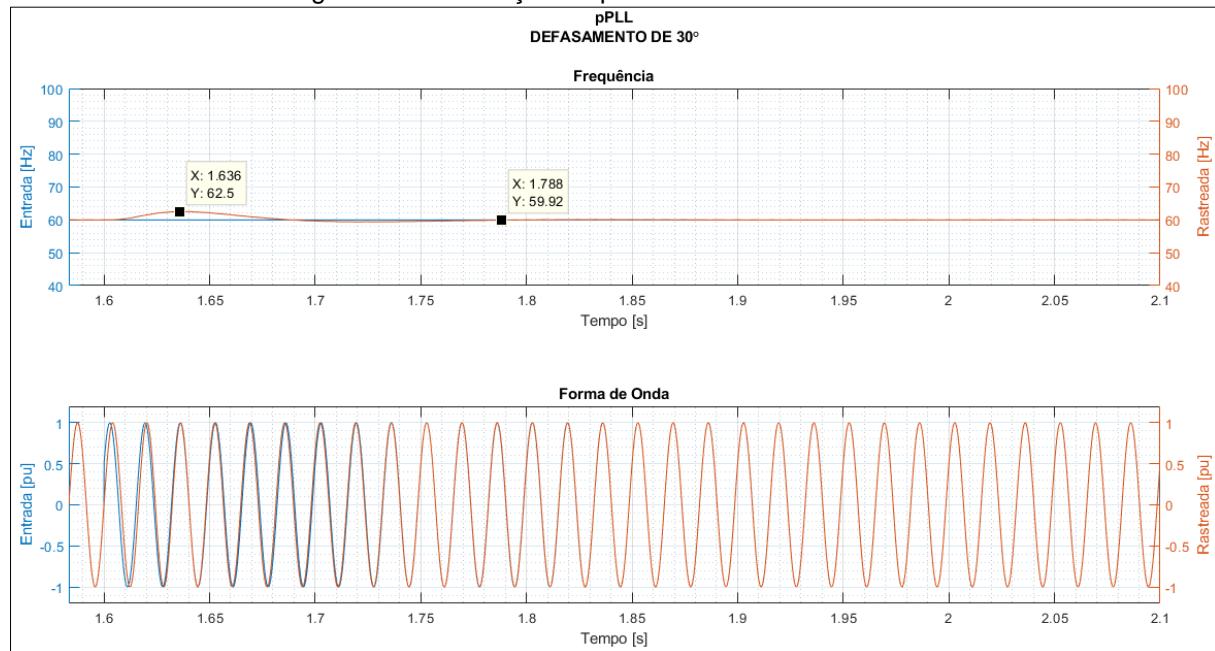
$$P.O. = 19,02\% \quad (62)$$

No retorno da frequência à 60Hz teve-se um Percentual de *Overshoot* de 19,02%

3.1.3 pPLL: Defasamento de 30°

Aplicou-se um desfase de 30° na onda de referência em $t = 1,6$ segundos, como visto na Figura 23 e de forma mais detalhada na Figura 24.

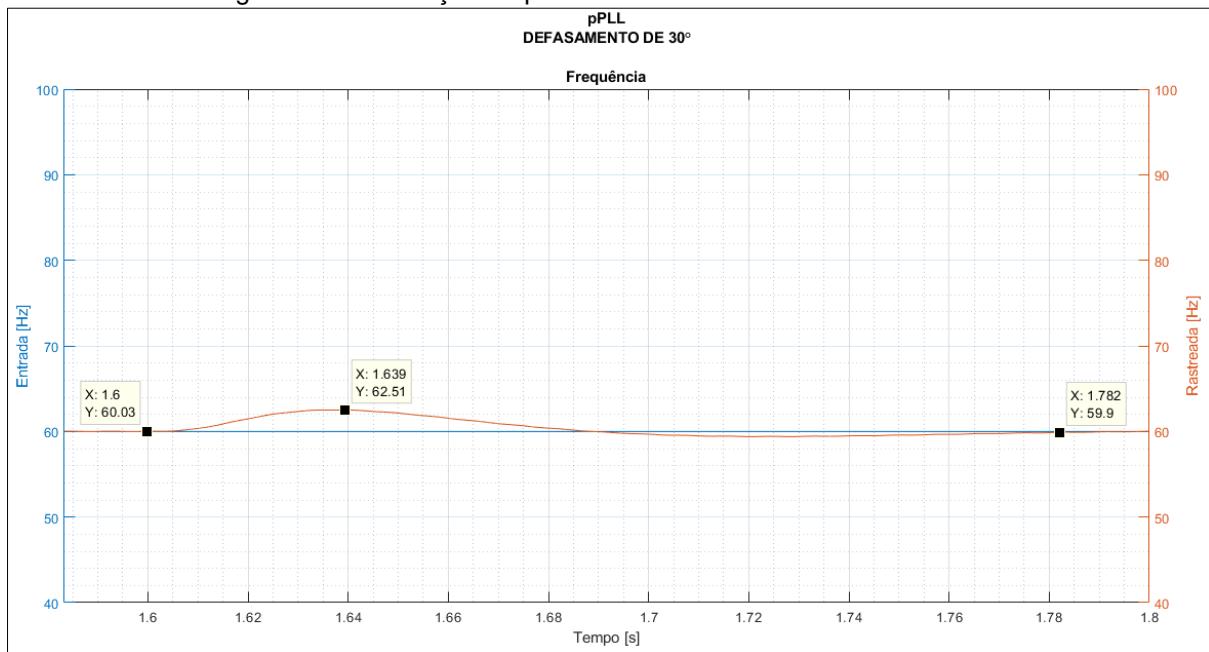
Figura 23 – Simulação do pPLL – Defasamento de 30º



Fonte: Próprio autor

Nesta etapa, a frequência de 59,9Hz foi considerada como estável.

Figura 24 – Simulação do pPLL – Defasamento de 30º - Detalhada



Fonte: Próprio autor

$$T_s = 1,782 - 1,600 \quad (63)$$

$$T_s = 182ms \quad (64)$$

$$P.O. = 100 * (V_{max} - V_{reg}) \quad (65)$$

$$P.O. = 100 * \left(\frac{62,51 - 60}{60} \right) \quad (66)$$

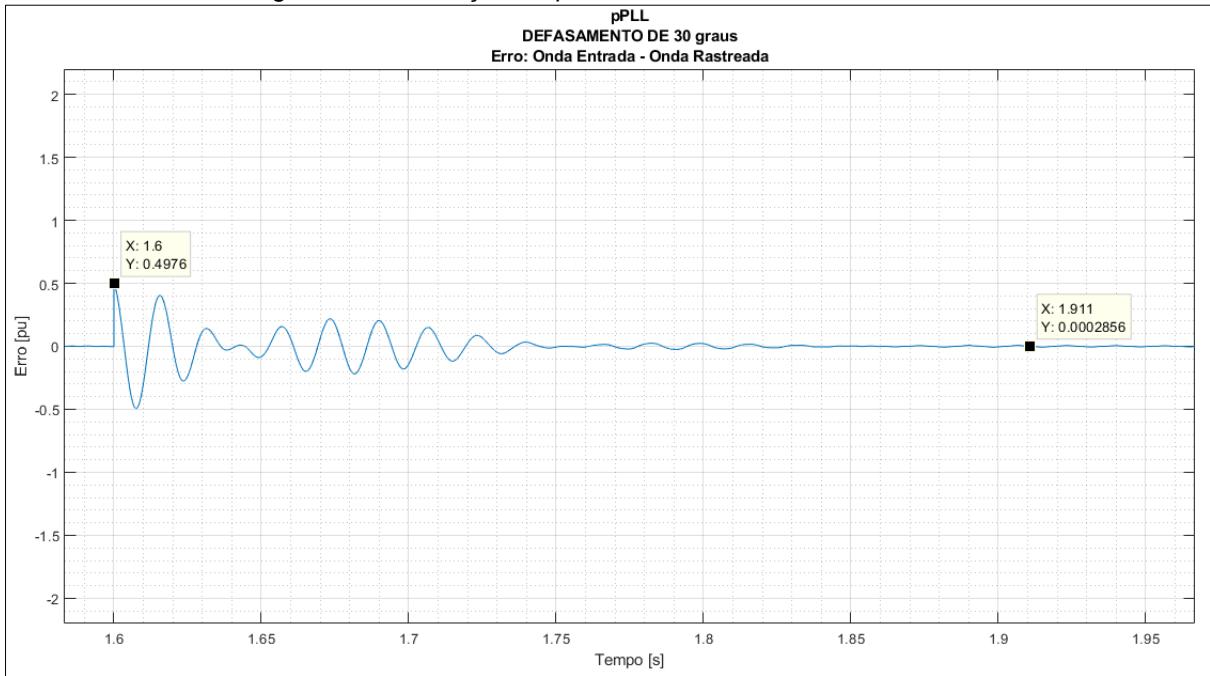
$$P.O. = 4,18\% \quad (67)$$

O Percentual de *Overshoot* ficou em 4,18%, conforme equação 67.

a) Diferença nas formas de onda

Na Figura 25 pode-se ver o gráfico do erro entre a Forma de Onda de Entrada e a Forma de Onda Rastreada.

Figura 25 - Simulação do pPLL – Defasamento de 30º - Erro



Fonte: Próprio autor

$$T_s = 1,911 - 1,600 \quad (68)$$

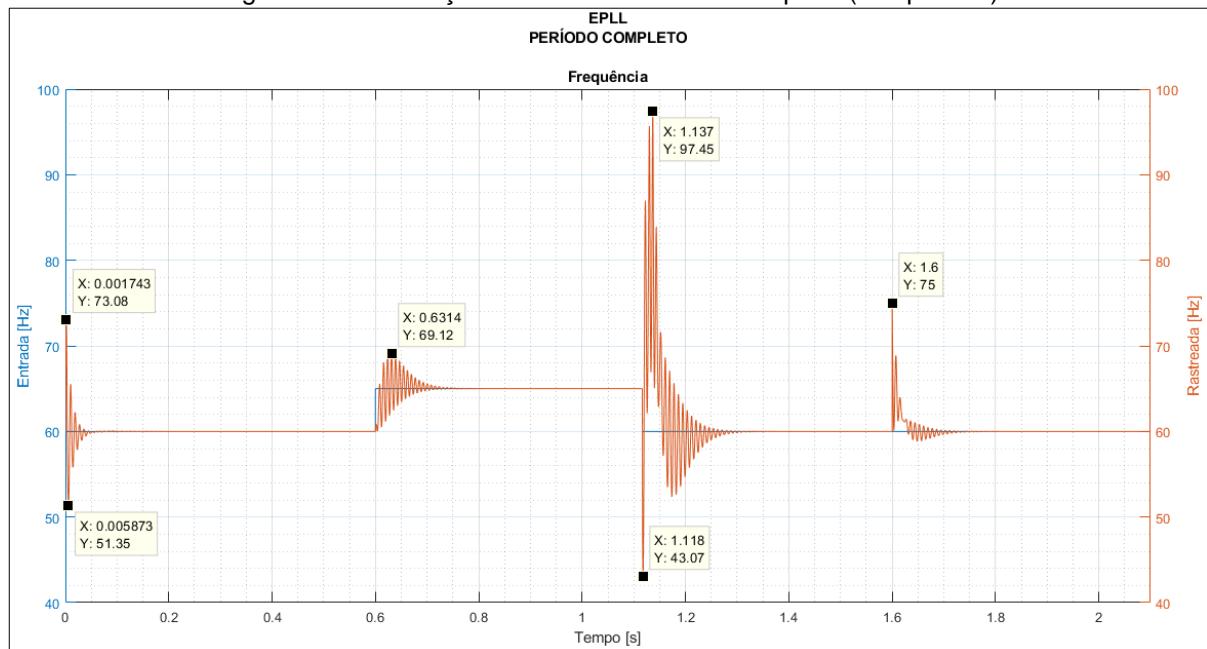
$$T_s = 311ms \quad (69)$$

Analizando-se a diferença das formas de onda rastreada e de entrada, o tempo de assentamento foi de 311ms, como visto na equação 69.

3.2 Simulação do EPLL

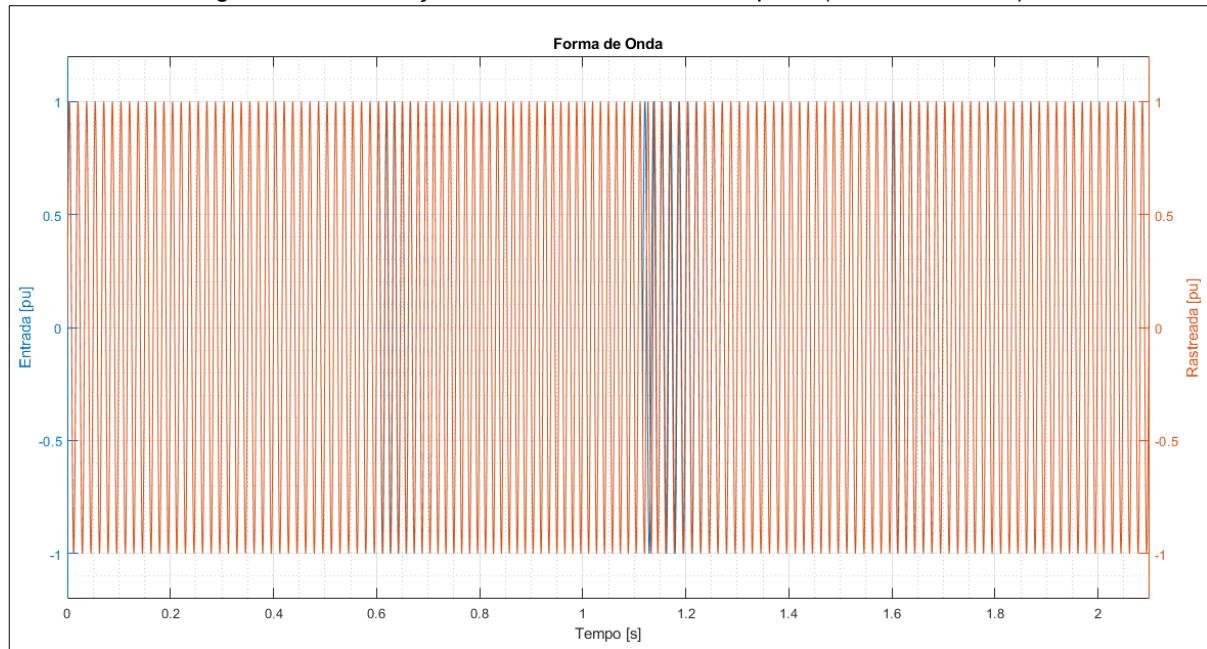
As Figuras 26 e 27 representam o período completo da simulação do EPLL.

Figura 26 – Simulação do EPLL – Período Completo (Frequência)



Fonte: Próprio autor

Figura 27 – Simulação do EPLL – Período Completo (Forma de Onda)



Fonte: Próprio autor

3.2.1 EPLL: Mudança de frequência

Realizou-se a mudança de frequência de 60 para 65 Hz em $t=0,6$ segundos, como pode ser visto nas Figuras 28 e 29.

Figura 28 - Simulação EPLL – Mudança de Frequência de 60 para 65Hz

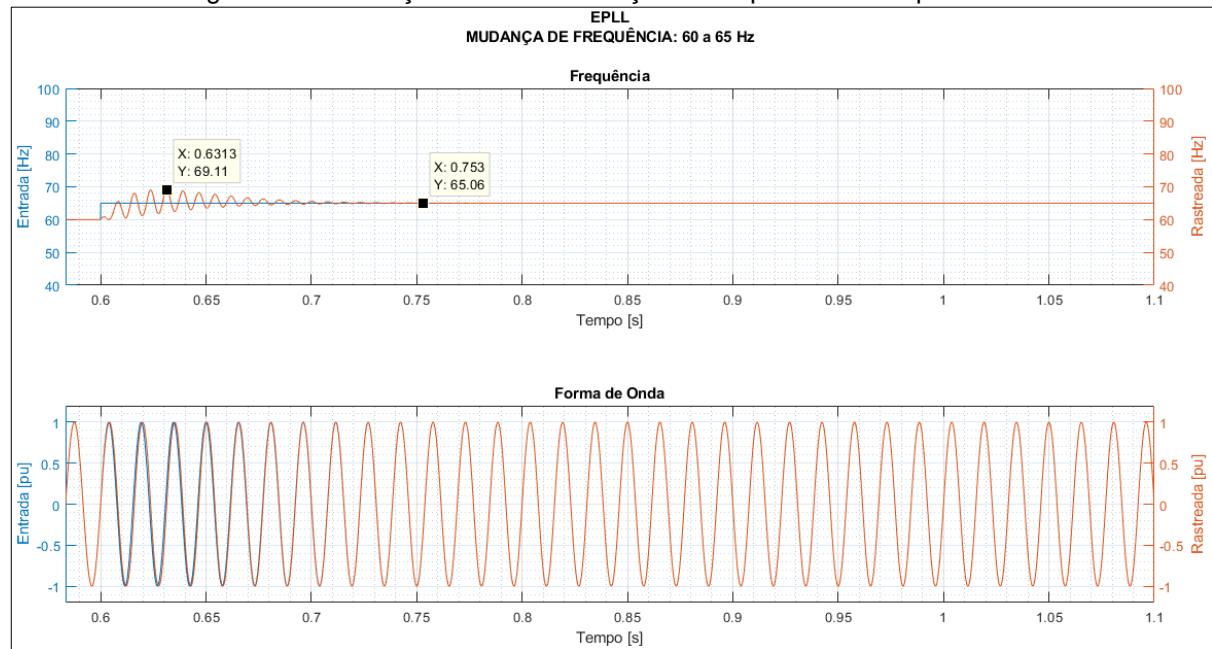
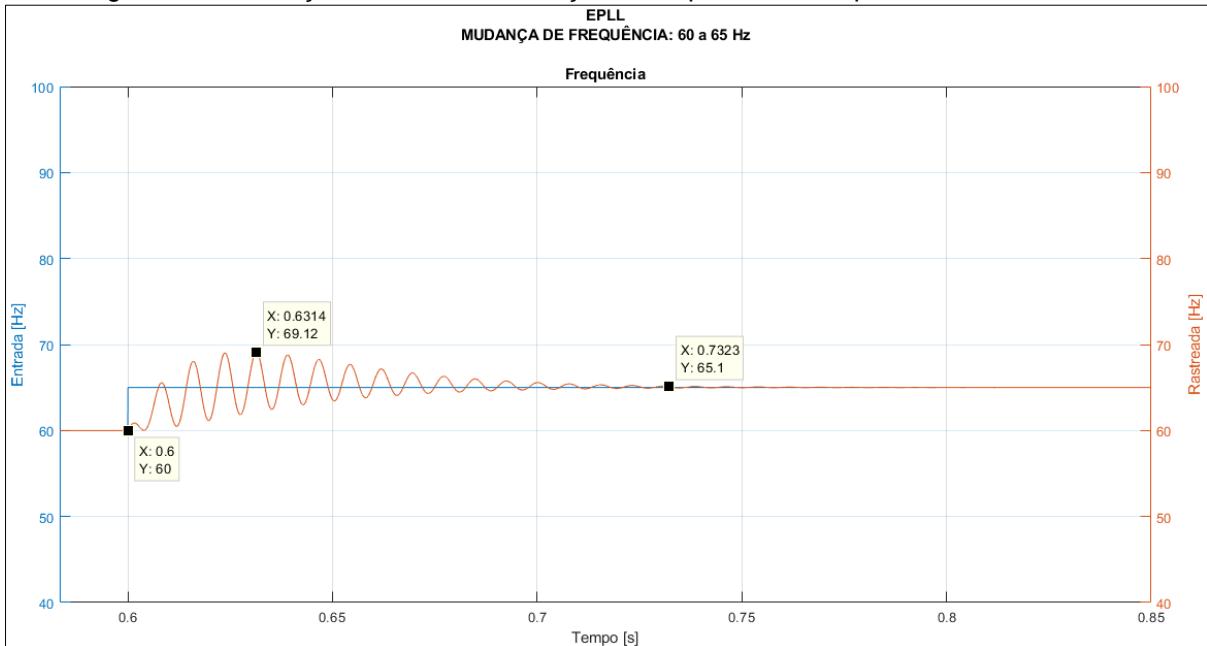


Figura 29 - Simulação do EPLL – Mudança de Frequência de 60 para 65Hz – Detalhada



Fonte: Próprio autor

Sendo 65,1Hz a frequência considerada estável, tem-se o Tempo de Assentamento conforme equação 71.

$$T_s = 0,7323 - 0,6000 \quad (70)$$

$$T_s = 132ms \quad (71)$$

Percentual de *Overshoot*

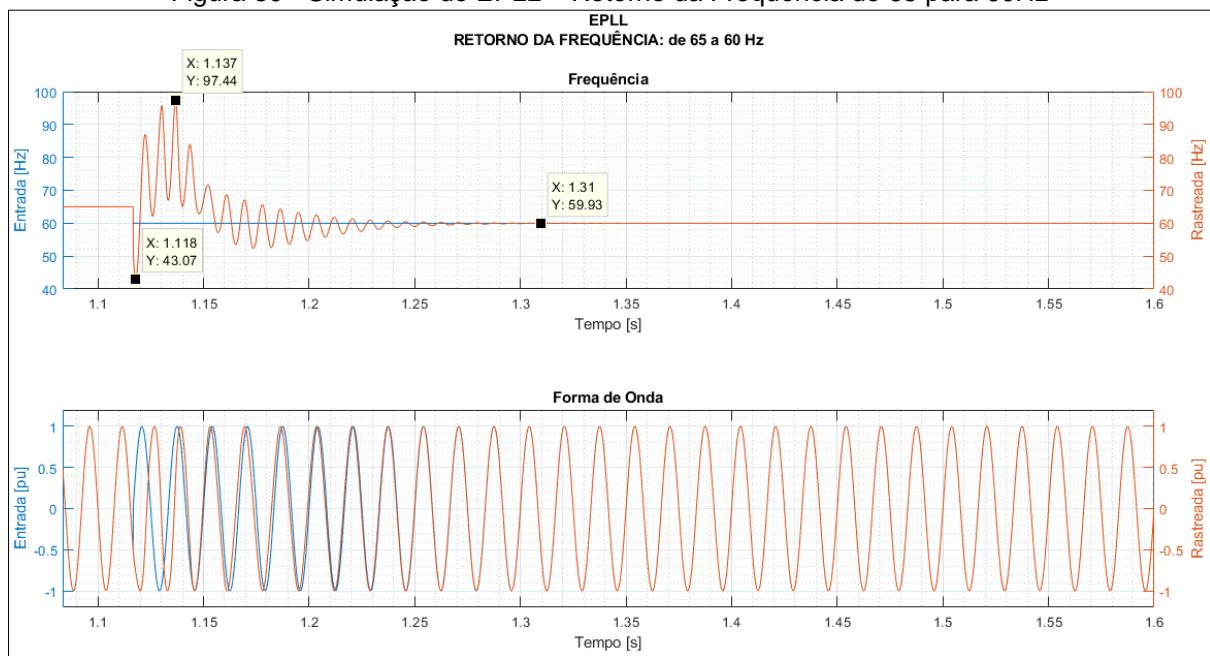
$$P.O. = 100 * \left(\frac{69,12 - 65}{65} \right) \quad (72)$$

$$P.O. = 6,34\% \quad (73)$$

3.2.2 EPLL: Retorno da frequência

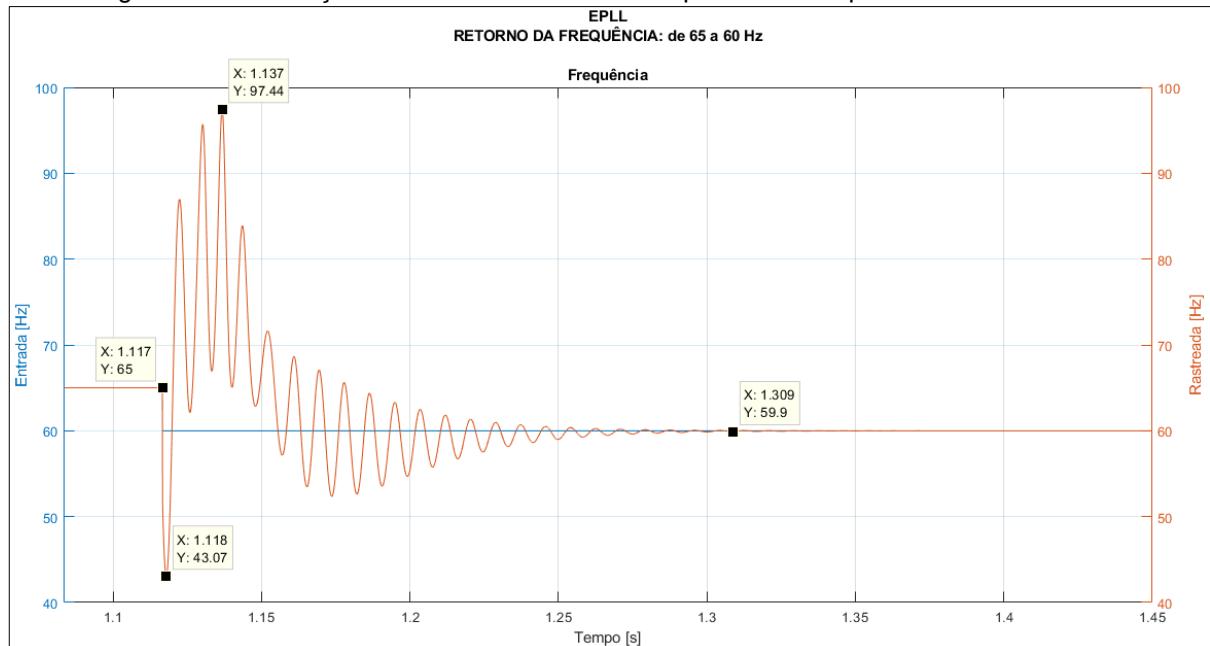
Realizou-se o retorno da frequência de 65 para 60 Hz em $t=1,117s$, como visto na Figura 30 e com mais detalhes na Figura 31.

Figura 30 - Simulação do EPLL – Retorno da Frequência de 65 para 60Hz



Fonte: Próprio autor

Figura 31 – Simulação do EPLL – Retorno da Frequência de 65 para 60Hz – Detalhada



Fonte: Próprio autor

Em 59,9Hz a frequência é considerada estável.

$$T_s = 1,309 - 1,117 \quad (74)$$

$$T_s = 192 \text{ ms} \quad (75)$$

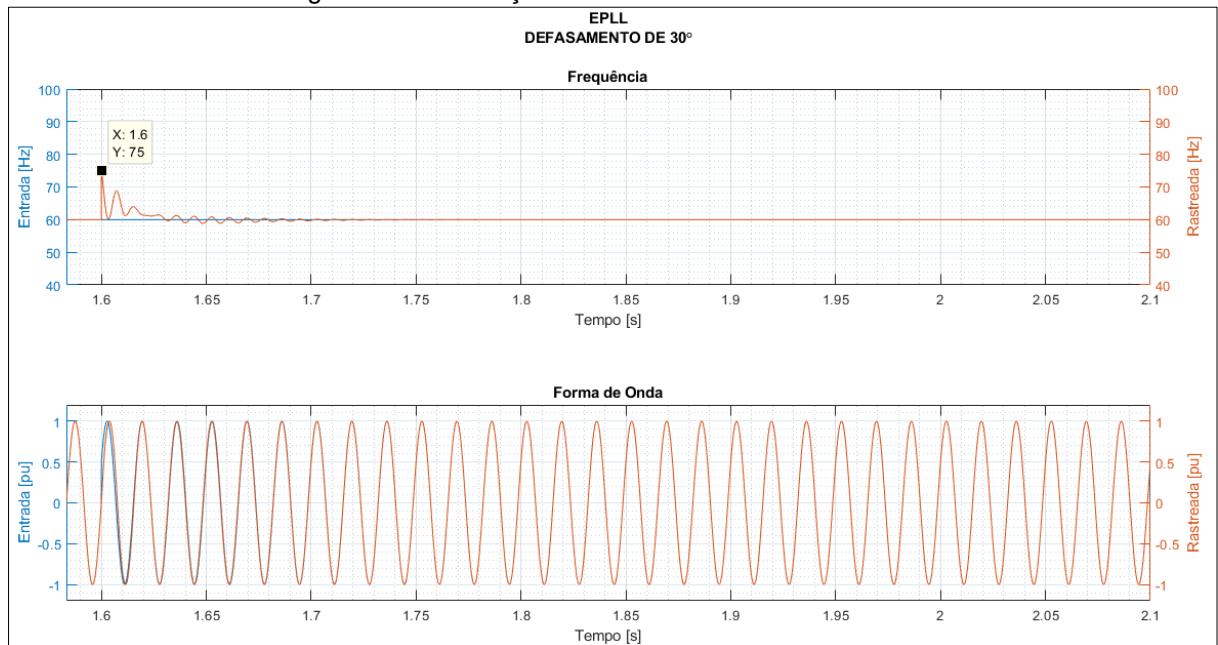
$$P.O. = 100 * \left(\frac{97,44 - 60}{60} \right) \quad (76)$$

$$P.O. = 62,40\% \quad (77)$$

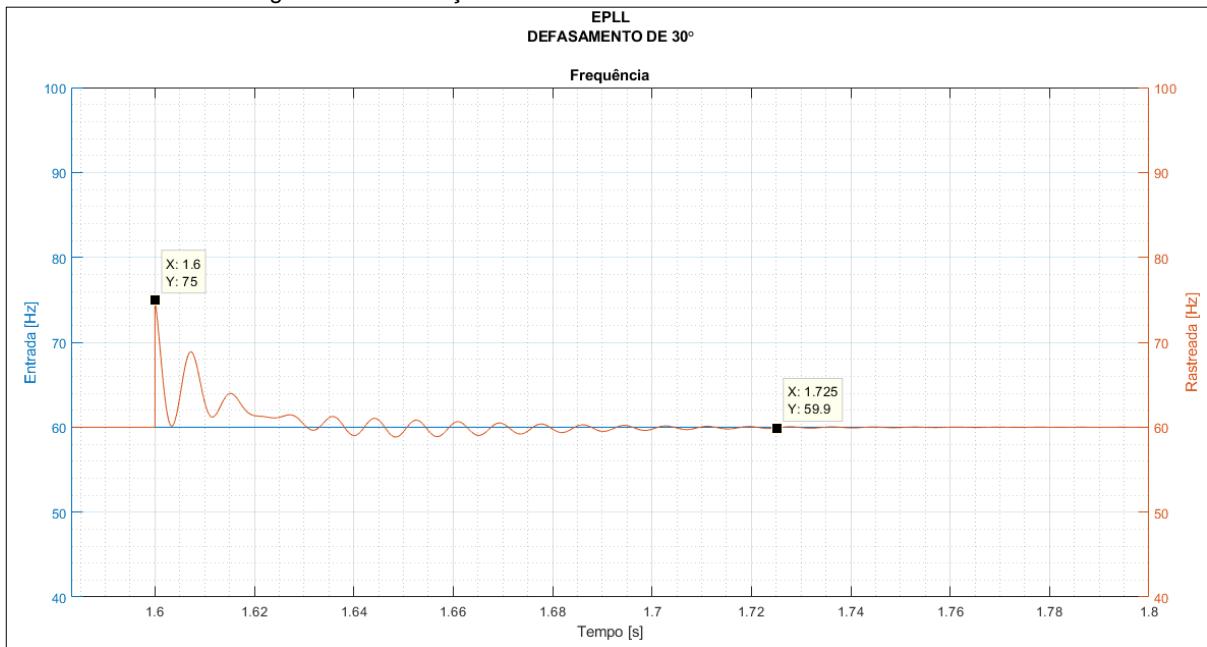
3.2.3 EPLL: Defasamento de 30°

A onda de referência sofreu um defasamento de 30° em t=1,6s conforme visto na Figura 32 e com mais detalhes na Figura 33.

Figura 32 – Simulação do EPLL – Defasamento de 30°



Fonte: Próprio autor

Figura 33 – Simulação do EPLL – Defasamento de 30° - Detalhada

Fonte: Próprio autor

$$T_s = 1,725 - 1,600 \quad (78)$$

$$T_s = 125 \text{ ms} \quad (79)$$

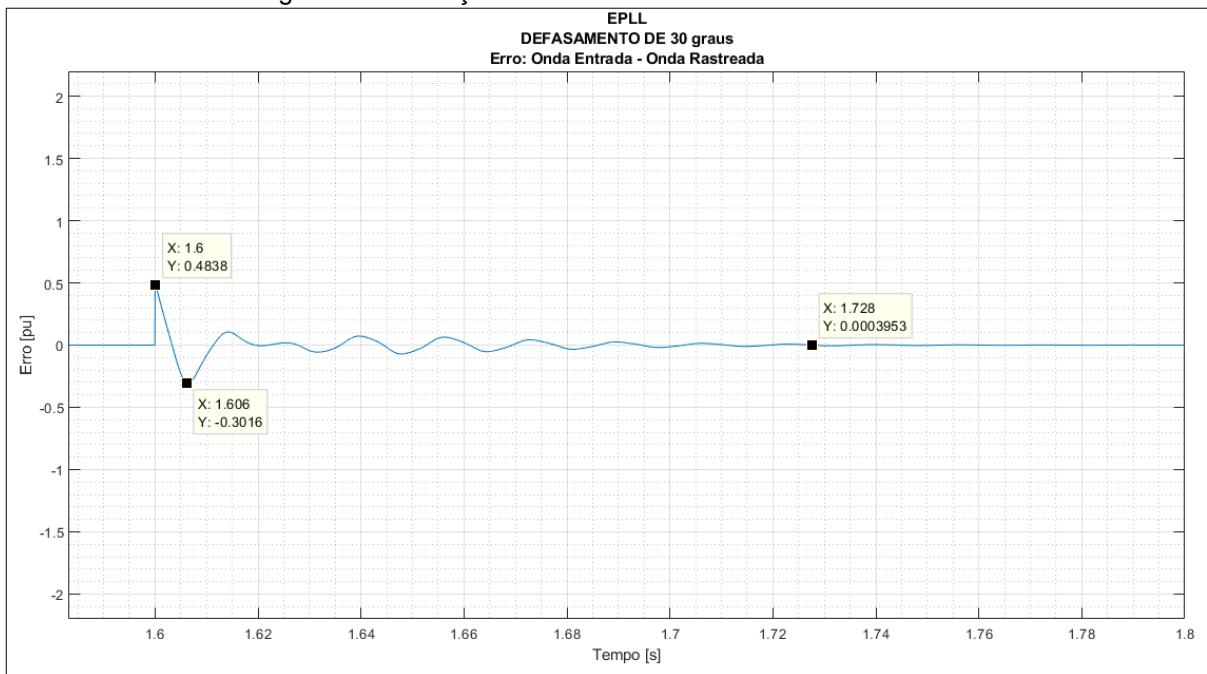
$$P.O. = 100 * \left(\frac{75-60}{60} \right) \quad (80)$$

$$P.O. = 25,0\% \quad (81)$$

a) Diferença nas formas de onda

Na Figura 34 pode-se ver o gráfico do erro entre a Forma de Onda de Entrada e a Forma de Onda Rastreada.

Figura 34 Simulação do EPLL – Defasamento de 30º - Erro



Fonte: Próprio autor

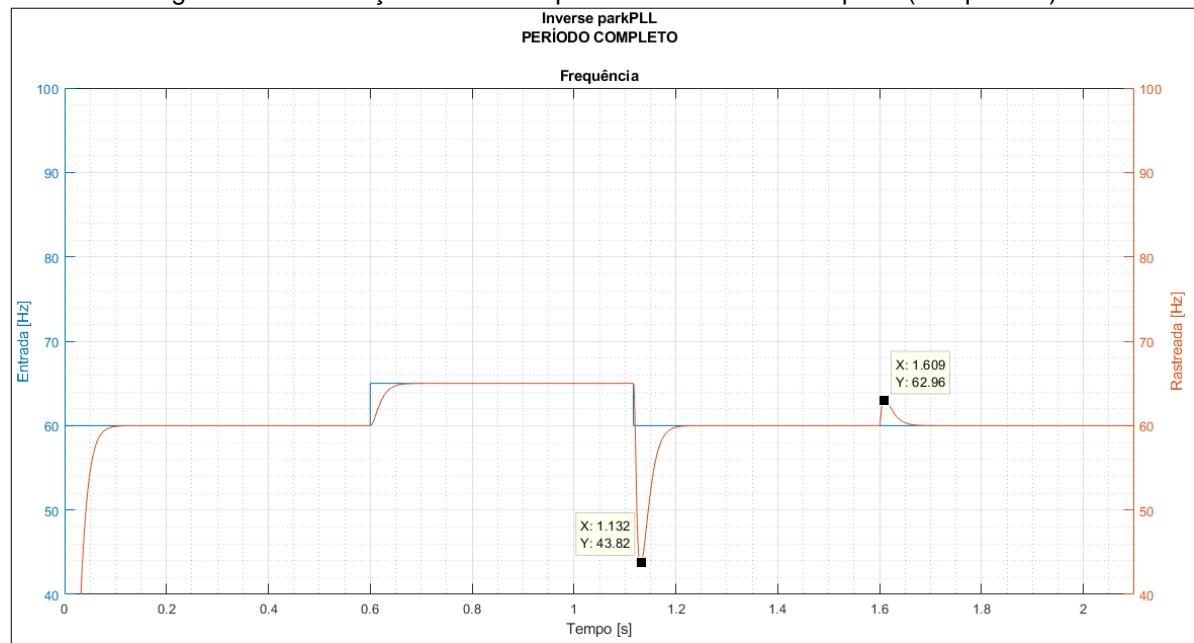
$$T_s = 1,728 - 1,600 \quad (82)$$

$$T_s = 128 \text{ ms} \quad (83)$$

3.3 Simulação do Inverse parkPLL

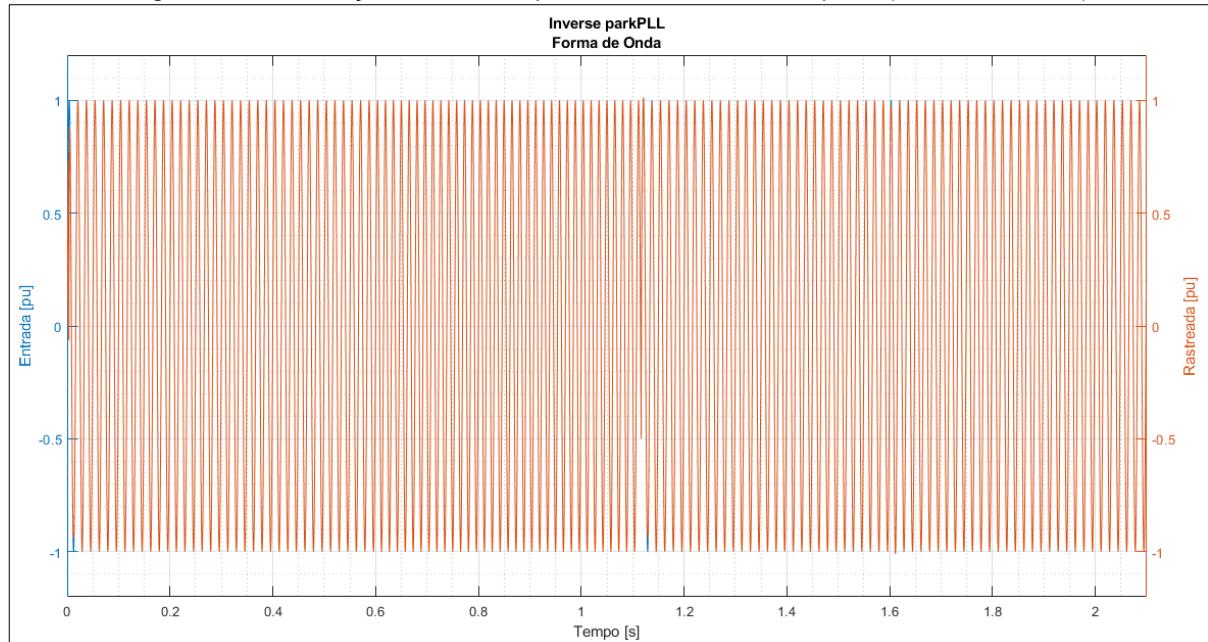
As Figuras 35 e 36 representam o período completo da simulação do Inverse parkPLL.

Figura 35 – Simulação do Inverse parkPLL – Período Completo (Frequência)



Fonte: Próprio autor

Figura 36 – Simulação do Inverse parkPLL – Período Completo (Forma de Onda)

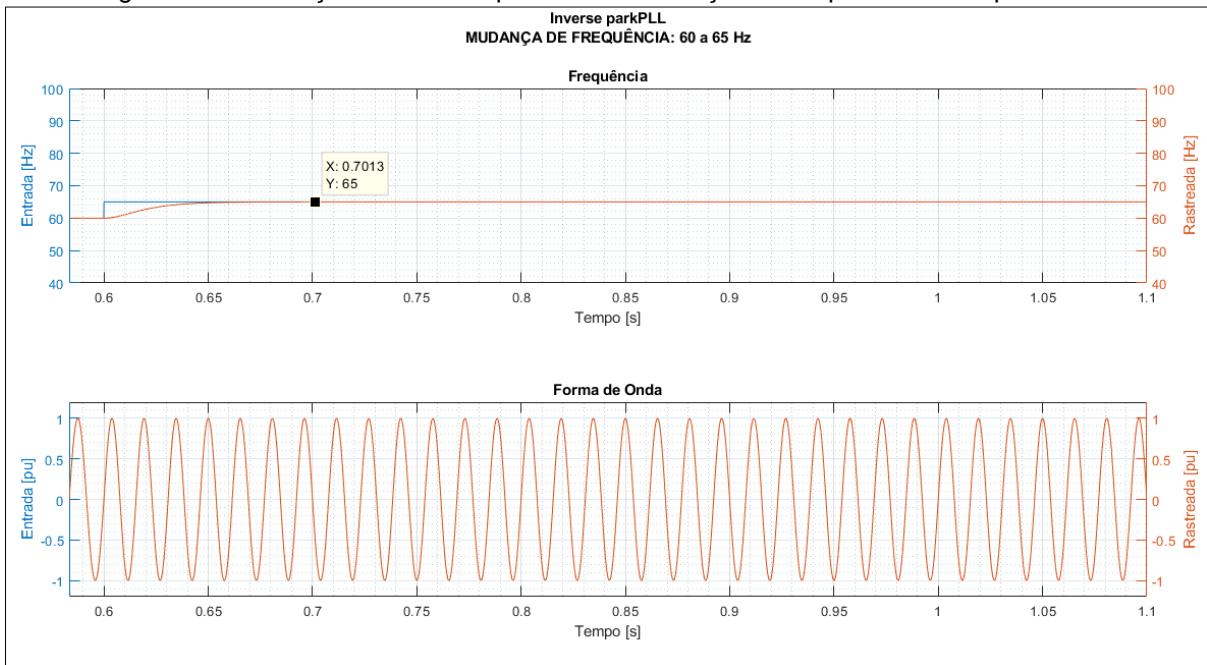


Fonte: Próprio autor

3.3.1 Inverse parkPLL: Mudança de frequência

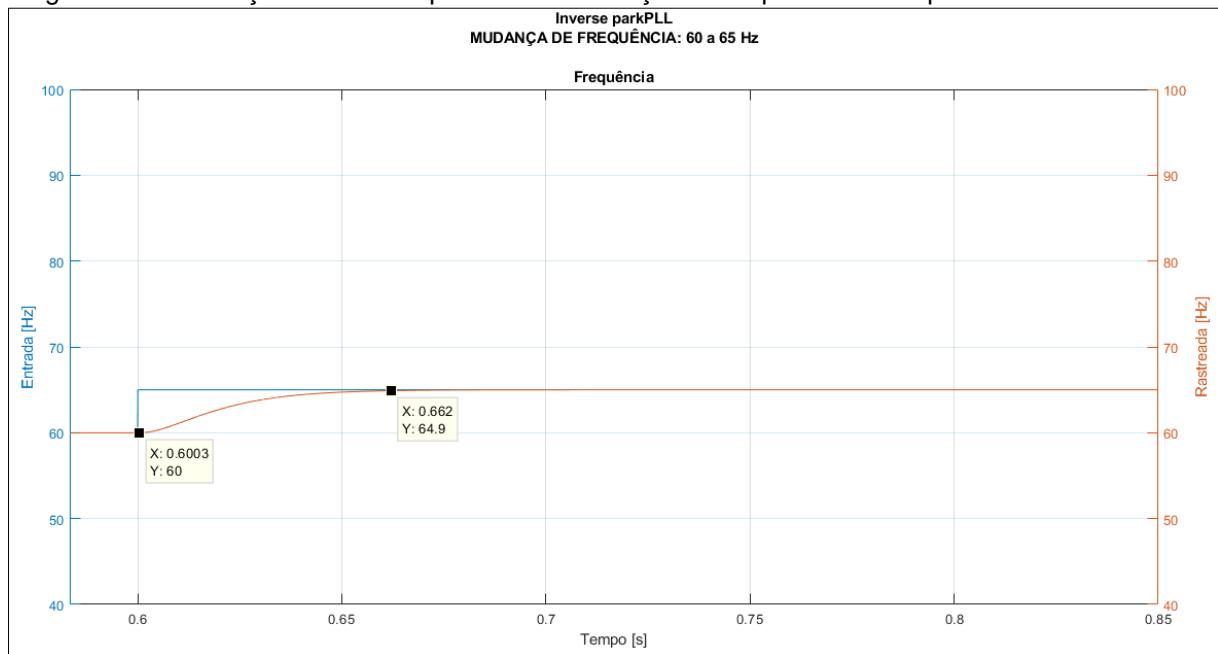
Realizou-se a mudança de frequência de 60 para 65 Hz em $t=0,6s$, como visto na Figura 37 e de forma mais detalhada na Figura 38.

Figura 37 - Simulação do Inverse parkPLL – Mudança de Frequência de 60 para 65Hz



Fonte: Próprio autor

Figura 38 – Simulação do Inverse parkPLL – Mudança de Frequência de 60 para 65Hz - Detalhada



Fonte: Próprio autor

Em 64,9Hz a frequência foi considerada estabilizada.

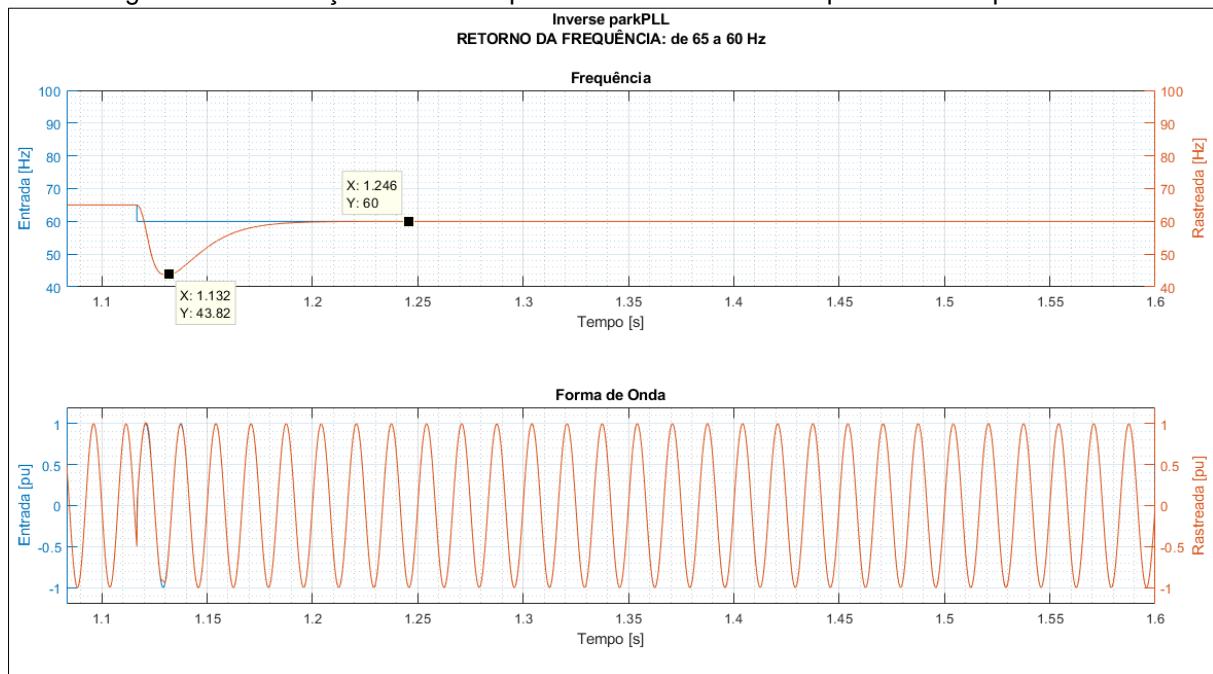
$$T_s = 0,662 - 0,6000 \quad (84)$$

$$T_s = 62 \text{ ms} \quad (85)$$

3.2.2 Inverse parkPLL: Retorno da frequência

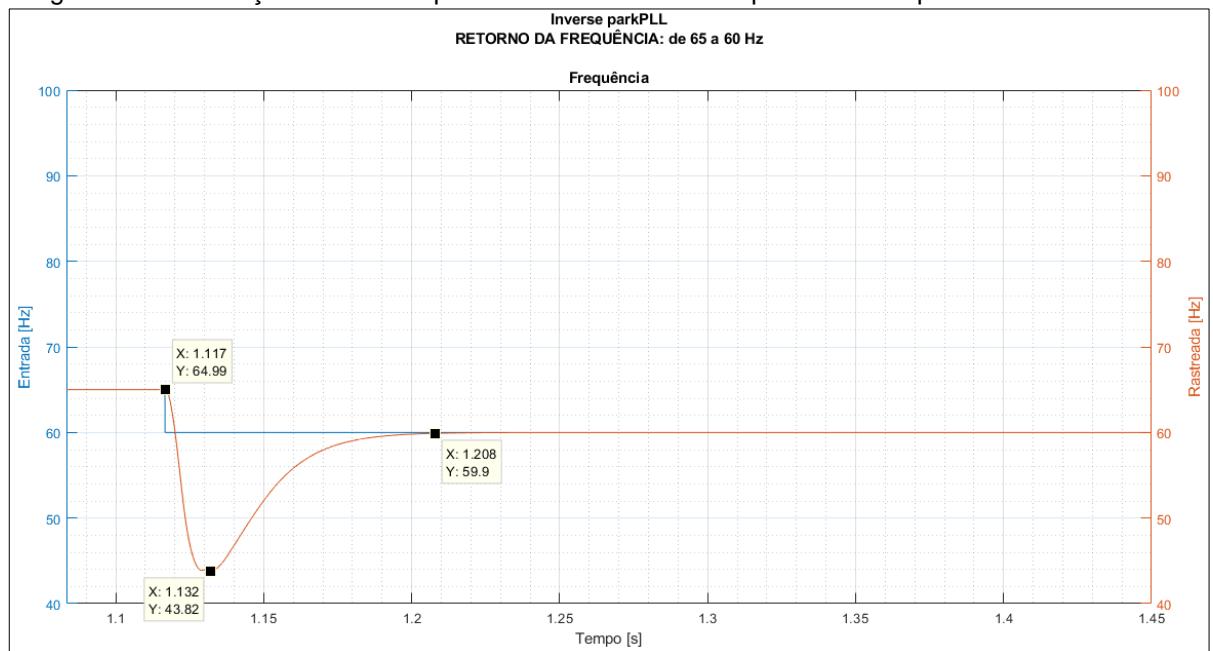
Realizou-se o retorno da frequência de 65 para 60 Hz em $t=1,117\text{s}$, conforme Figura 39 e mais detalhadamente na Figura 40.

Figura 39 – Simulação do Inverse parkPLL – Retorno da Frequência de 65 para 60Hz



Fonte: Próprio autor

Figura 40 – Simulação do Inverse parkPLL – Retorno da Frequência de 65 para 60Hz – Detalhada



Fonte: Próprio autor

Para uma frequência de 59,9Hz, o sinal rastreado se estabilizou.

$$T_s = 1,208 - 1,117 \quad (86)$$

$$T_s = 91 \text{ ms} \quad (87)$$

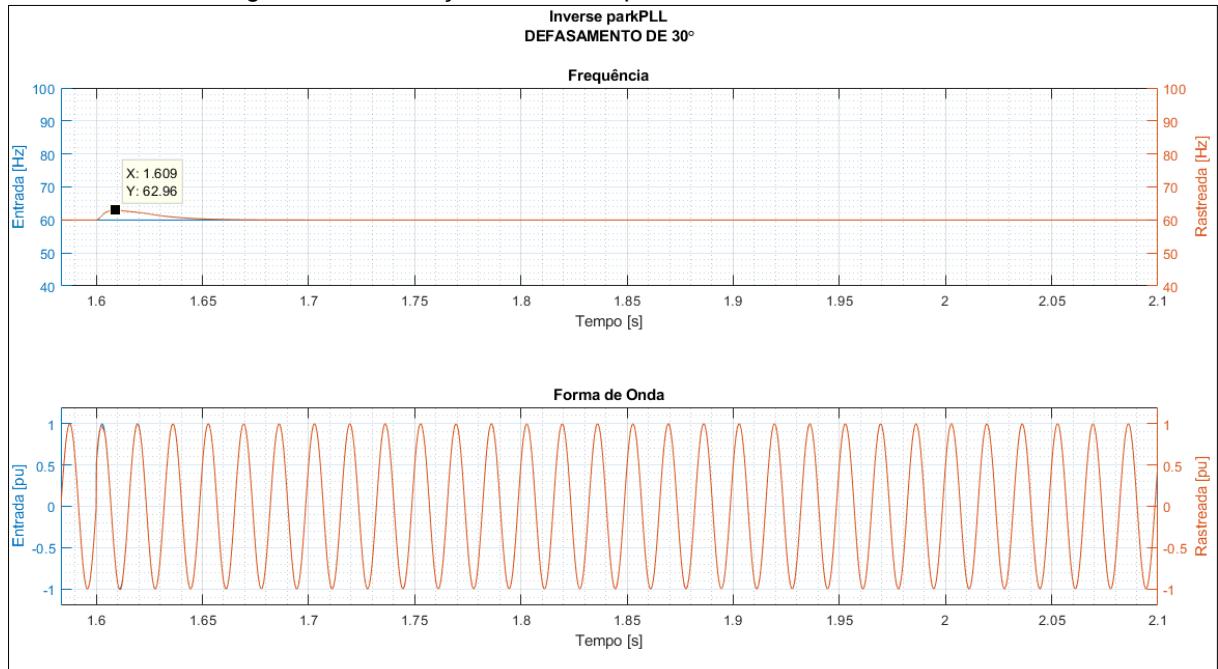
$$P.O. = 100 * \left(\frac{43,82 - 60}{60} \right) \quad (88)$$

$$P.O. = -26,97\% \quad (89)$$

3.3.3 Inverse parkPLL: Defasamento de 30°

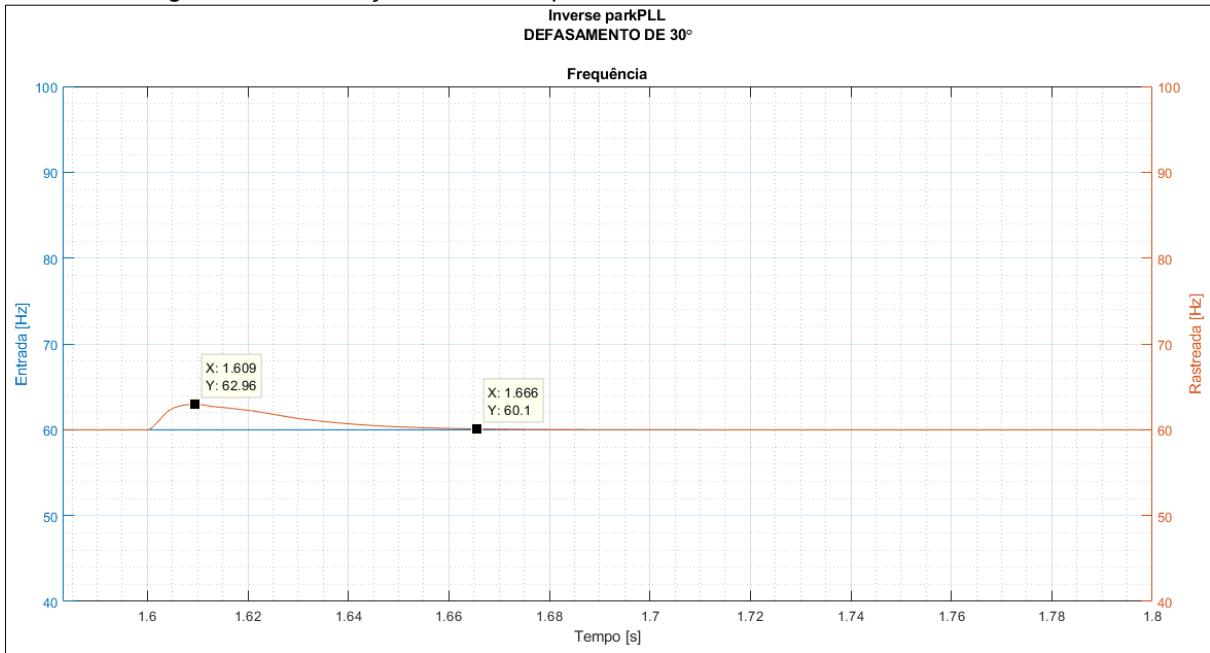
A onda de referência sofreu um desfasamento de 30° em $t=1,6\text{s}$ conforme Figura 41 e de forma mais detalhada na Figura 42.

Figura 41 - Simulação do Inverse parkPLL – Defasamento de 30º



Fonte: Próprio autor

Figura 42 – Simulação do Inverse parkPLL – Defasamento de 30º - Detalhada



Fonte: Próprio autor

O estabelecimento da forma de onda rastreada deu-se para a frequência de 60,1Hz.

$$T_s = 1,666 - 1,600 \quad (90)$$

$$T_s = 66 \text{ ms} \quad (91)$$

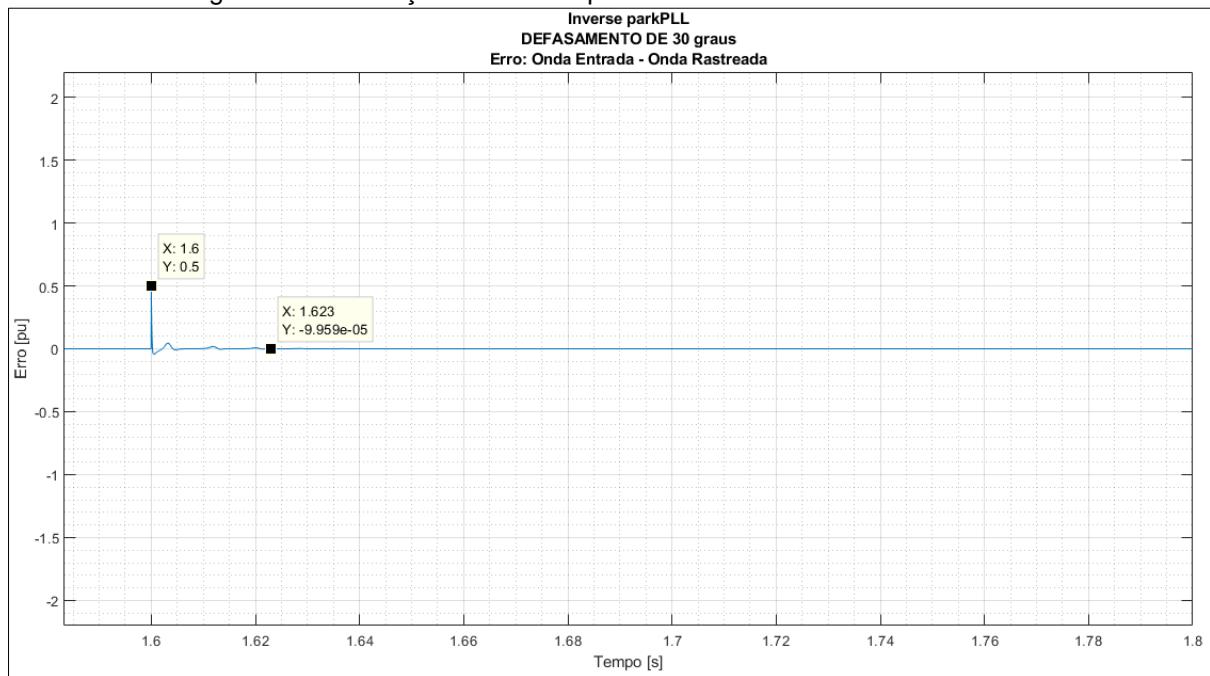
$$P.O. = 100 * \left(\frac{62,96 - 60}{60} \right) \quad (92)$$

$$P.O. = 4,93\% \quad (93)$$

a) Diferença nas formas de onda

Na Figura 43 pode-se ver o gráfico do erro entre a Forma de Onda de Entrada e a Forma de Onda Rastreada.

Figura 43 - Simulação do Inverse parkPLL – Defasamento de 30º - Erro



Fonte: Próprio autor

$$T_s = 1,623 - 1,600 \quad (94)$$

$$T_s = 23 \text{ ms} \quad (95)$$

4 ANÁLISE DOS RESULTADOS

Apresenta-se neste capítulo a análise dos três tipos de PLL, comparando os resultados, ressaltando-se as vantagens de cada tipo de PLL em relação aos demais.

4.1 Análise do pPLL

Para retornar à frequência de 60Hz com novo degrau, há um overshoot maior que na mudança à 65Hz, 19,02% ante 3,25% e também maior tempo de assentamento, passando de 248ms para 319ms.

Nota-se que no defasamento de 30º, o tempo de estabelecimento é inferior em relação ao da mudança de frequência para 65Hz, tendo um valor de 182ms, já o Percentual de *Overshoot* apesar de baixo, 4,18%, foi um pouco superior.

4.2 Análise do EPLL

No degrau de 60 para 65Hz, o tempo de assentamento teve uma considerável redução em relação ao pPLL: reduziu de 248ms para 132ms. Já o Percentual de *Overshoot* sofreu um acréscimo: partindo de 3,25% do pPLL para 6,34% no EPLL.

Analizando-se o retorno da frequência para 60Hz, no EPLL o Percentual de *Overshoot* foi mais do que três vezes superior ao do pPLL, 62,40% ante 19,02%. No entanto o tempo de assentamento foi inferior, 192ms enquanto no pPLL 319ms, aproximadamente 40% mais rápido.

Bem como no retorno da frequência para 60Hz, no defasamento de 30º do EPLL teve Percentual de *Overshoot* muito superior ao do pPLL, 25,0% do primeiro ante 4,18% do último. No entanto teve a vantagem de um tempo de assentamento inferior, 125ms, contra 182ms do pPLL.

4.3 Análise do Inverse parkPLL

Na mudança de frequência para 65 Hz, percebe-se uma evolução em relação ao EPLL, visto que este teve um tempo de assentamento de 132ms, enquanto Inverse parkPLL que foi de 62ms, mais do que 2 vezes menor.

Além disso não houve Percentual de *Overshoot*, enquanto no EPLL houve *overshoot* de 6,34%.

No retorno da frequência para 60Hz, o tempo de assentamento foi mais de 2 vezes menor comparando ao EPLL, 91ms contra 192ms do EPLL. No Inverse parkPLL ao invés de *overshoot* ocorreu um *undershoot* de 26,97% ao passo que no EPLL um *overshoot* de 62,40%.

Para o defasamento de 30°, o Inverse parkPLL teve considerável vantagem no tempo de sincronismo, em relação ao EPLL: 66ms ante 125ms. Já o Percentual de *Overshoot* foi muito inferior: 4,93% enquanto no EPLL foi de 25,0%.

Pode-se notar que em todos os aspectos analisados o Inverse parkPLL teve vantagens em relação ao EPLL nos parâmetros de sincronismo entre a geração distribuída e a rede elétrica.

4.4 Diferença nas formas de onda para defasamento de 30°

Analizando-se a diferença das formas de onda rastreada e de entrada, o tempo de assentamento para o pPLL foi de 311ms.

No EPLL o tempo de assentamento para o sincronismo da fase foi reduzido para 128ms uma queda de 40% em relação ao pPLL.

Por fim, o Inverse parkPLL teve um tempo de sincronismo de fase mais de 5 vezes menor que o do EPLL, passando de 128ms para 23ms.

De forma resumida, na Tabela 1 estão condensados os valores comparativos relativos aos algoritmos PLL estudados:

Tabela 1 – Comparativo dos algoritmos PLL

		pPLL	EPLL	Inverse parkPLL
Tempo de assentamento frequência	degrau 60 a 65Hz	248ms	132ms	62ms
	degrau 65 a 60Hz	319ms	192ms	91ms
	defasamento 30°	182ms	125ms	66ms
Percentual de Overshoot frequência	degrau 60 a 65Hz	3,25%	6,34%	0
	degrau 65 a 60Hz	19,02%	62,40%	-26,97%
	defasamento 30°	4,18%	25,0%	4,93%
Tempo de assentamento erro de fase	defasamento 30°	311ms	128ms	23ms

Fonte: Próprio autor

5 CONSIDERAÇÕES FINAIS

Neste trabalho o foco foi extrair o melhor desempenho de cada um dos algoritmos PLL. Para isso foram realizadas inúmeras simulações computacionais, com diferentes valores de parâmetros, até encontrar a melhor resposta de cada algoritmo, considerando o tempo de assentamento e o Percentual de *Overshoot*.

O pPLL, que é o algoritmo mais próximo da modelagem básica de um PLL, teve os tempos de assentamento mais longos dos três, no entanto seus Percentuais de *Overshoot* nunca ultrapassaram 20%.

O EPLL, por sua vez, apesar de reduzir todos os tempos de assentamento em relação ao pPLL, sempre foi acompanhado por maiores Percentuais de *Overshoot*. Tomando-se como exemplo o caso do degrau de 60 para 65Hz que tempo de assentamento diminuiu 46,8%, mas o Percentual de *Overshoot* passou de 3,25% para 6,34%

Por fim, o Inverse parkPLL teve o menor tempo de assentamento para qualquer situação do sinal de entrada. Seus percentuais de *Overshoot* foram baixos, não chegaram a 5%, com exceção do retorno da frequência de 65 para 60hz que teve *undershoot* de 26,97%.

Concluindo, o Inverse parkPLL se apresentou como o melhor algoritmo de sincronização da geração distribuída com a rede elétrica, nas condições avaliadas neste trabalho.

REFERÊNCIAS

ANEEL (Agência Nacional de Energia Elétrica). **Geração Distribuída: Micro e Minigeração Distribuídas.** Brasília, 2015. Disponível em: <http://www.aneel.gov.br/geracao-distribuida>. Acesso em: 25/11/2018 às 15:25.

ARRUDA, Lícia N.; SILVA, Sidelmo M.; CARDOSO FILHO, Braz J. PLL Structures for Utility Connected Systems. **36th. Industry Applications Society Annual Meeting.** IAS2001. Chicago, USA, (Cat. No.01CH37248), 2001. Disponível em: <https://ieeexplore.ieee.org/document/955993> Acesso em: 04/11/2018 às 14h05.

CHATTOPADHYAY, Surajit. **Electric Power Quality in PowerSystem.** (Ph.D Tech Thesis) - University of Calcutta, Calcutta, India, 2009. Disponível em: <https://pt.scribd.com/document/385251303/13-chapter-6-pdf> Acesso em: 05/11/2018 às 11h45.

KARIMI-GHARTEMANI, Masoud; MOKHTARI, Hossein; IRAVANI, M. Reza. A Signal Processing System for Extraction of Harmonics and Reactive Current of Single-Phase Systems. **IEEE Transactions On Power Delivery**, Vol. 19, NO. 3, JUL, 2004. Disponível em: <https://ieeexplore.ieee.org/document/1308317/> Acesso em: 12/07/2018 às 09h40.

KARIMI-GHARTEMANI, Masoud; et al. Derivation and Design of In-Loop Filters in Phase-Locked Loop Systems. **IEEE Transactions On Instrumentation And Measurement**, Vol. 61, NO. 4, Apr, 2012. Disponível em: <https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6088010> Acesso em: 12/07/2018 às 9h55.

NISE, Norman S. **Engenharia de Sistemas de Controle.** 6.ed. Rio de Janeiro: LTC, 2013.

SANTOS FILHO, Rubens; et al. Comparison of Three Single-Phase PLL Algorithms for UPS Applications. **IEEE Transactions On Industrial Electronics**, VOL. 55, NO. 8, AUG.2008. Disponível em: <https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4497881> Acesso em: 12/07/2018 às 09h10.

SILVA, Sidelmo M., ARRUDA, Lícia N. e CARDOSO FILHO, Braz de J. Wide Bandwidth Single and Three-Phase PLL Structures for Utility Connected Systems. **9th. European Conference on Power Electronics and Applications.** EPE2001. Graz, Austria. Aug, 2001. Disponível em:

https://www.researchgate.net/profile/Sidelmo_Silva/publication/273995499_Wide_Bandwidth_Single_and_Three-Phase_PLL_Structures_for_Utility_Connected_Systems/links/5511b0150cf268a4aae8f5da/Wide-Bandwidth-Single-and-Three-Phase-PLL-Structures-for-Utility-Connected-Systems.pdf Acesso em: 21/07/2018 às 10h55.

TEODORESCU, Remus; LISERRE, Marco; RODRÍGUEZ, Pedro. **Grid Converters for Photovoltaic and Wind Power Systems**. John Wiley & Sons, Ltd. New Delhi, India, 2011.

ZEYEUM, Justin Njimgou, **VCO for PLL Frequency Synthesizer**. Metropolia University of Applied Sciences Bachelor of Engineering Degree Programme in Electronics Thesis 10 May, 2016. Disponível em: http://www.theseus.fi/bitstream/handle/10024/110680/Thesis_Justin_Final.pdf?sequence=1&isAllowed=y Acesso em: 01/12/2018 às 17:05.